## PATENT ABSTRACTS OF JAPAN

(11)Publication number: 09-116161 (43)Date of publication of application: 02.05.1997

(51)Int.CL

H01L 29/786 G02F 1/136 H01L 21/336

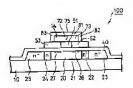
(21)Application number: 07–270398 (71)Applicant: SEIKO EPSON CORP
(22)Date of filing: 18.10.1995 (72)Inventor: MIYASAKA MITSUTOSHI

#### (54) THIN FILM SEMICONDUCTOR DEVICE AND ITS MANUFACTURE

(57)Abstract

PROBLEM TO BE SOLVED: To provide a thin film semiconductor device which can be manufactured by one ion-doping process and in which an off-leak current is suppressed and the decrease of an ON-current is suppressed.

SOLUTION: A polycrystalline silicon thin film 20 and a gate insulating film 40 are formed on a glass substrate 10 and a tantalum gate electrode 51 and anode tantalum oxide films 52 and 53 are formed on them. An aluminum gate electrode 72 which is wider than the tantalum gate electrode 51 is formed on the electrode 51 and the films 52 and 53. The surface of the aluminum gate electrode 72 is covered with anode aluminum oxide films 81, 82 and 83. Phosphorus ions are introduced from the above by an ion doping method to form an n+-type drain region 23 and an n--type drain region 22 in the polycrystalline silicon thin film 20. An off-leak current can be suppressed by the n+-type drain region 23 of an offset gate structure and the decrease of an ON-current is suppressed by the n--type drain region 22. The decrease of the ON-current is also suppressed by an electrical n--type region 26 induced under the protruding part of the gate electrode 7.



#### LEGAL STATUS

[Date of request for examination]

15.03.2001

[Date of sending the examiner's decision of

rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3648808 [Date of registration] 25.02.2005

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

## (12) 公開特許公報(A)

# (11)特許出願公開番号

特開平9-116161 (43)公開日 平成9年(1997) 5月2日

(51) Int.Cl.6	識別記号	庁内整理番号	FΙ		技術表示箇所
H01L 29/7	786		H01L 29/78	617L	
G02F 1/1	136 500		G 0 2 F 1/136	500	
H01L 21/3	336		H 0 1 L 29/78	616A	
				617M	

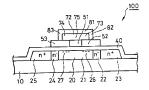
(21)出願番号 特額平7-270398 (71)出額人 000002389 セイコーエプリン株式会社 東京都新市区西新宿2丁目4番 (72)発明者 を抜り発する を扱り扱い 長野県無筋市人和3丁目3番5	L (全 26 頁)				
(72)発明者 宮坂 光敏					
	東京都新宿区西新宿2丁目4番1号				
日本 日	幹5号 セイコ				
(74)代理人 弁理士 鈴木 喜三郎 (外1	<b>朴1名</b> )				

#### (54) 【発明の名称】 薄膜半導体装置およびその製造方法

#### (57)【要約】

【課題】 一回のイオンドーピングによって製造可能な薄 膜半導体装置であって、オフリーク電流を抑制し、オン 電流の減少を抑えた薄膜半導体装置を提供する。

【解決手段】がラス基板10上にポリシリコン溶肌20 とゲート冷緑限40を形成し、その上にタンタルゲート 電振51と陽極酸化タンタル限52、53とを形成す る。その上にタンタルゲート電施51よりも輸伍のアル ミニウムゲート電像72を形成し、その表面容陽極能 アルミニウム限81、82、83で置う。上面時りイオ ンドーピング法により備イオンを導入して、ポリシリコ ン溶限20にロ・ドレイン領域23、ロ・ドレイン領域 22を形成する。オフセットゲート構造のロ・ドレイン 領域23によりオフリーク電流を抑制し、ロ・ドレイン 領域23によりオフリーク電流を抑制し、ロ・ドレイン イゲート電電72の突出部の下に持起される電気的ロー 領域26によりオン電流の域とを抑制する。アルミニウ ムゲート電電72の突出部の下に持起される電気的ロー 領域26によりオン電流の域とを抑制する。



#### 【特許請求の範囲】

【請求項1】絶縁基板上に形成された半導体薄膜と、 前記半導体薄膜上に形成されたゲート絶縁膜と

前記ゲート絶縁膜上に形成されたゲート電極と、

前記ゲート電極の両側の前記半導体薄膜にそれぞれ形成 されたソース領域およびドレイン領域と、

を備える薄膜半導体装置において、

前記ゲート電極が、前記ゲート絶縁膜上に形成された第 1のゲート電極と、前記第1のゲート電極上に形成され た第2のゲート電極とを備え、

前記第2のゲート電極が、前記第1のゲート電極の直上 に前記第1のゲート電極と接して設けられた第1の副ゲート電極と、前記第1のゲート電極の前記ドレイン領域 側の端部の位置から前記ドレイン領域側に第1の所定の 駐離突出して設けられた第2の副ゲート電極とを少なく とも有し、

前記ドレイン領域が、前記第1のゲート電極の前記ドレイン領域側の前記端部から第2の所定の距離離間して設けられていることを特徴とする薄膜半導体装置。

【請求項2】前記第1のゲート電極と前記ドレイン領域 との間の前記半導体薄拠に形成された低濃度ドレイン領域 域であって、前記ドレイン領域よりも低不純物濃度の前 記低濃度ドレイン領域を含らに備え、前記低濃度ドレイ )領域が前記第1のゲート電極から第3の所定の距離離 間して設けられていると共に前記ドレイン領域と電気的 に接続して設けられていることを特徴とする請求項1記 裁の薄膜半導体装置。

【請求項3】前記半導体薄膜が多結晶シリコンからなる 半導体薄膜であることを特徴とする請求項1または2記 載の薄膜半導体装置。

【請求項4】前記第1のゲート電極が第1の金属からな り、前記第2のゲート電極が第2の金属からなり、前記 第1の金属と前記第2の金属とが異なった種類の金属で あることを特徴とする請求項1乃至3のいずれかに記載 の落職半導体装置

【請求項5】前記第1のゲート電極が第1の金属からなり、前記第2のゲート電極が第2の金属からなり、前記第1の金属のエッチング特性と、前記第2の金属のエッチング特性とが異なっていることを特徴とする請求項1 乃至3のいずれかに記載の清潔生薬体装置。

#### 膜半導体装置。

【請求項8】前記第1の金属がタンタルであり、前記第 2の金属がアルミニウムであることを特徴とする請求項 7記載の薄膜半導体装置。

【請求項9】前記ゲート絶縁膜が、化学気相成長法で作成された絶縁膜であることを特徴とする請求項8記載の 注解半連体装置。

【請求項10】絶縁基板上に形成された半導体薄膜と、 前記半導体薄膜上に化学気相成長法で形成されたゲート 絶縁膜と、

前記ゲート絶縁膜上に形成されたタンタルからなる第1 のゲート電極と、

タンタルを隔極酸化して前記第1のゲート電極の両側に それぞれ形成された第1および第2の酸化タンタル膜

アルミニウムからなる第2のゲート電極であって、前記 第2のゲート電機の幅が前記第1のゲート電極の幅より も大きく、前記第2のゲート電極が前記編の方向におい て中央都と前記中央部の両側の第1および第2の側部と を備え、前記第2のゲート電極の前記中央流が前記第1の ゲート電板の目し幅であり、前記中央系が前記第1の ゲート電板の直上に前記第1のゲート電極と接して設け られ、前記第2のゲート電極の両側の前記第1および第 2の側部が前記第1のゲート電極の前記編の方向におけ な第1の増綿の位置および第2の側部の位置から第1お よび第2の所定の距離それぞれ突出して前記第1および 第2の酸化タンタル膜上にそれぞれ設けられた前記第2 のゲート電極と

アルミニウムが陽極酸化されて、前記第2のゲート電極 の上面および側面に前記第2のゲート電極を覆って形成 された酸化アルミニウム膜と、

された酸化アルミニウム膜と、 前記第1のゲート電極から第3の所定の距離離間して前 記半導体薄膜に設けられたドレイン領域と、

前記第1のゲート電極に対して、前記ドレイン領域と反対側の前記半導体薄糠に設けられたソース領域と

を備えることを特徴とする薄膜半導体装置。

【請求項11】 前記第12のゲート電極と前記ドレイン領域との間の前記半導体薄膜に形成された低流度ドレイン領域であって、前記ドレイン領域よりも低不純特徴度の前記低濃度ドレイン領域をもに備え、前重低震度ドレイン領域が前記第1のゲート電極から第4の所定の距離顧間して設けられていると共に前記ドレイン領域と電気的に接続して設けられていることを特徴とする請求項10記載の鴻摩半導体装置。

【請求項12】絶縁基板上に形成された半導体薄膜と、 前記半導体薄膜上に化学気相成長法で形成されたゲート 絶縁膜と

前記ゲート絶縁膜上に形成されたタンタルからなる第1 のゲート電極と、

タンタルを陽極酸化して前記第1のゲート電極の両側に

それぞれ形成された第1および第2の酸化タンタル膜 と

アルミニウムからなる第2のゲート電極であって、商記 第2のゲート電極の福が前記第1のゲート電像の幅より 年大きく、前記第2のゲート電像が前記編の方向におい て中央部と前記中央部の両側の第1および第2の側部と を備え、前記第2のゲート電像の前記中央部が前記第1 のゲート電板の直上に前記第1のゲート電極の直と両部が前記第1の ゲート電板の直上に前記第1のゲート電極と接して設け られ、前記第2のゲート電極の両側の前記第1および第 2の側部が前記第1のゲート電極の両配両における第1の端部の位置が上で変していまっていまっていまっていまっていまけ 第1の端部の位置および第2の端部の位置から第1および第2の所定の距離それぞれ突出して前記第1および 第2の膜化タンタル膜上にそれぞれ設けられた前記第2 のゲート電極の

アルミニウムが陽極酸化されて、前記第2のゲート電極 の上面および側面に前記第2のゲート電極を覆って形成 された酸化アルミニウム膜と、

前記第1のゲート電極から第3の所定の距離離間して前 記半導体薄膜に形成された高濃度ドレイン領域と、

前記等1のゲート電優とmai高濃度ドレイン領域との間 の前記半導体課版に形成され、前記高濃度ドレイン領域 よりも低不油物濃度の低濃度ドレイン領域であって、前 記第1のゲート電極から第4の所定の距離範間して設け られると共に前記高濃度ドレイン領域と接して形成され た前記伝濃度ドレイン領域と

前記第1のゲート電極に対して前記高濃度ドレイン領域 と反対側の前記半導体等限に、前記第1のゲート電極か ら第5の所定の距離解間して設けられた高濃度ソース領域と、

前記第1のゲート電極と前記高速失ース領域との間の 前記半導体薄限に形成され、前記高速度ソース領域より も低不純物速度の低速度ソース領域であって、前記第1 のゲート電極から第6の所定の距離範間して形成される と共に前記高速度ソース領域と接して形成された低速度 ソース領域と

を備えることを特徴とする薄膜半導体装置。

【請求項13】前記高濃度ドレイン領域が前記ゲート絶 線級の下の前記半導体環限に形成され、前記低温度ドレ ン領域が前記第1の酸化タンタル限および前記ゲート 絶縁膜の下の前記半導体調度に形成され、前記半導体溝 限が多結品シリコン薄限であり、前記ゲート絶縁膜が、 化学気相度接続により形成された酸化ケイ素膜であり、 前記酸化ケイ素膜の限厚をセ<sub>こ</sub>(入)とし、第1の酸化 タンタル膜の限厚をセ<sub>この</sub>(入)とした場合に、

 $(a \cdot t_{ox}^2 + b \cdot t_{ox}) \times 1.28 < t_{Toox}$ 、  $t_{Toox} < (a \cdot t_{ox}^2 + b \cdot t_{ox}) \times 3.09$  (ここで、 $a = -8.8889 \times 10^{-6}$  ( $\hat{\Lambda}^{-1}$ ) 、 b = 0.44である。) の関係を満たすことを特徴とする請求項12記載の薄膜半導体装置。

【請求項14】絶縁基板上に形成された半導体薄膜と、 前記半導体薄膜上に化学気相成長法で形成されたゲート 絶縁膜と

前記ゲート絶縁膜上に形成されたタンタルからなる第1 のゲート電極と、

前記第1のゲート電極上に形成されたアルミニウムから なる第2のゲート電極と、

前記第1のゲート電極の両側の前記半導体薄膜に形成されたドレイン領域およびソース領域と、

を備えることを特徴とする薄膜半導体装置。

【請求項15】タンタルが陽極酸化されて、前記第1の ゲート電極の両側に形成された酸化タンタル膜と、

アルミニウムが陽極酸化されて、前記第2のゲート電極 の上面および側面に前記第2のゲート電極を覆って形成 された酸化アルミニウム膜と

をさらに備えることを特徴とする請求項14記載の薄膜 半導体装置。

【請求項16】絶縁基板上に半導体薄膜を形成する工程 と.

前記半導体制限上にゲート総械限を形成する工程と、 前記ゲート総様販上に第1のゲート電優を形成し、前記 第1のゲート電優よりも幅が坑く前記隔の方向において 中央路と前記中央部の両限の第1および第2の側部と 億人る第2のゲート電優を前記第1のゲート電極上に形 成して、前記第2のゲート電機の前記中央部であって前 記第1のゲート電極の直上に設け、前記第2のゲート電極 1のゲート電極の直上に設け、前記第2のゲート電極 前記編の方向の指記等1の帰部および前記第2の側部を 前記第1のゲート電極の前記場の方向における第1の帰 都の位置および第2の端部の位置から前記隔の方向にお いてそれを決定出させる工程と

前記第2のゲート電極および前記第1のゲート電極をマ スクとして、前記半導体帯院にイオン注入法により不純 物を導入して、前記第2のゲート電極の両側の前記半導 体帯膜にソース領域用不純物領域とドレイン領域用不純 物領域とをそれぞれ形成する工程と、

を有することを特徴とする薄膜半導体装置の製造方法。 【請求項17】絶縁基板上に半導体薄膜を形成する工程

前記半導体薄膜上にゲート絶縁膜を形成する工程と、

前記ゲート継続限上に第1のゲート電接および前記第1 のゲート電極の両側の第1および第2の絶縁腰をそれぞ れ形成し、前記第1のゲート電像よりも幅が近く前記編 の方向において中央部と前記中央部の両側の第1および 第2の側部とを備える第2のゲート電像を前記第1のゲート電低と下級して、前記第2のゲート電傷の前記中 央部であって前記第1のゲート電像と同じ職である前記 中央部を前記第1のゲート電像の直上に設け、前記第2 のゲート電極の前記解の方向の前記第1の側部および前 記第2の棚盤を前記第1のゲート電極の面上端である前記

おける第1の端部の位置および第2の端部の位置から前 記幅の方向においてそれぞれ突出させて前記第1の絶縁 膜および前記第2の絶縁膜上に前記第1の側部の外側の 端部が前記第1の絶縁膜の外側の端部よりも内側となり 前記第2の側部の外側の端部が前記第2の絶縁膜の外側 の端部よりも内側となるようにそれぞれ設ける工程と、 前記第2のゲート電板。前記第1および第2の絶縁脚な らびに前記第1のゲート電極をマスクとして前記半導体 薄膜にイオン注入法により不純物を導入して、前記第1 の絶縁膜の外側の前記ゲート絶縁膜の下の前記半導体薄 膜に高濃度ドレイン領域用不純物領域を、前記第2のゲ 一ト電極の外側の前記第1の絶縁膜の下の前記半導体流 膜に前記高濃度ドレイン領域よりも低不純物濃度の低濃 度ドレイン領域用不純物領域を、前記第2の絶縁膜の外 側の前記ゲート絶縁膜の下の前記半導体薄膜に高濃度ソ ース領域用不純物領域を、前記第2のゲート電極の外側 の前記第2の絶縁膜の下の前記半導体薄膜に前記高濃度 ソース領域よりも低不純物濃度の低濃度ソース領域用不 純物領域をそれぞれ形成する工程と、

を有することを特徴とする薄膜半導体装置の製造方法。 【請求項18】絶縁基板上に半導体薄膜を形成する工程 と、

前記半導体消費上にゲート診除類を形成する工程と、 前記ゲート診除製上に、陽極能化可能な第1の金属から なる第1の金属製と、陽極能化可能な第1の金属 属よりも陽極能化速度が小さい第2の金属からなる第2 の金属膜であって前記第1の金属機と実質的に同じ幅で 前2000年の金属機と大阪である。 金属機関であって前記を1000年の金属機とからな る金属機関係を形成する工程と、

前記金属障積層体を陽極酸化して、前記第1の金属から なる第1のゲート電極と前記第1のゲート電極の両側の 第1および第2の陽極酸化膜とを前記ゲート絶縁膜上に 形成し、前記第2の金属からなり前記第1のゲート電極 よりも幅が広く前記幅の方向において中央部と前記中央 部の面側の第1および第2の側部とを備える第2のゲー ト電極を、前記第2のゲート電極の前記中央部であって 前記第1のゲート電極と同じ幅である前記中央部を前記 第1のゲート電極の直上とし、前記第2のゲート電極の 前記幅の方向の前記第1の側部および前記第2の側部を 前記第1のゲート電極の前記幅の方向における第1の端 部の位置および第2の端部の位置から前記幅の方向にお いてそれぞれ突出させて前記第1の陽極酸化膜および前 記第2の陽極酸化膜上にそれぞれ位置するようにして、 前記第1のゲート電板上に形成し、前記第2のゲート電 極の前記第1の側部上、前記中央部上および前記第2の 側部上に第3の陽極酸化膜を形成し、前記第2のゲート 電極の前記第1の側部の外側の側面に第4の陽極酸化膜 を前記第4の陽極酸化膜の外側の端部が前記第1の陽極 酸化膜の外側の端部よりも内側となるように形成し、前 記第2のゲート電極の前記第2の側部の外側の側面に第 5の陽極酸化膜を前記第5の陽極酸化膜の外側の端部が 前記第2の陽極酸化膜の外側の端部よりも内側となるように形成する工程と。

前記第2のゲート電極、前記第3 乃至第5の陽極酸化 服、前記第1 および第2の陽極酸化膜、ならびに前記第 1のゲート電極をマスクとして前記半導体率限にイオン 注入法により不純物を導入して、前記等4の陽極酸化膜 の外側の前記が1 や陽極線と下、前記第4の陽極酸化膜 の外側の前記第1 の陽極酸化膜の下の前記半導体洋膜に高 度を以上へが原域用不純物領域を、前記第4の陽極酸化膜 成の低濃度ドレイン領域用不純物領域を、前記第2の陽 極酸化限の外側の前記第一下。特強線の下の前記半導体洋 度の低濃度ドレイン領域用不純物領域を、前記第5の陽極 極酸化限の外側の前記第一下。特強線の下の前記半導体 環と高濃度ソース領域用不純物領域を、前記第5の陽極 症状の外側の前記第2の陽極成化腺の下下。前記半導体 薄膜に前記高温度ソース領域用不純物領域を入 が過度の低速度ソース領域用不純物領域よそれぞれ形域 する工程と、

を有することを特徴とする得限半導体装置の製造方法。 【請求項19】前記ゲート絶様限上に、陽極酸化可能な 第1の金属からなる第1の金属膜と、陽極酸化可能な り前記第1の金属より、陽極酸化速度が小さい第2の金 属からなる第2の金属膜であって前記第1の金属既と実 質的に同じ幅で前記第1の金属既上に積着された30 金属膜とからなる金属膜度偏体を形成する前記工程が、 前記ゲート絶縁既上に、前記第1の金属からなる第3の 金属膜をからなる金属膜度偏体を形成する前記工程が、 前記ゲート絶縁既上に、前記第1の金属版を形成し、 を低機を形成し、その後、連続して前記第3の金属膜と 後、前記解4の金属膜上にビジストを選択院に形成し、 その後前記・ジストをマスタにして、前記第4の金属膜 および前記第3の金属膜と選択的にエッチング除去し および前記第3の金属膜を選択的にエッチング除去し、 、前記が手、神経線上に、前記第1の金属が立なる前

【請求項20】絶縁基板上に半導体薄膜を形成する工程 と

前記半導体準防上にゲート砂燥限を形成する工程と、 前記ゲート絶縁販上に、陽極酸化可能な第1の金属から なる第1の金属版と、陽極酸化可能な第2の金属からな り前記第1の金属膜と実質的に同じ幅で前記第1の金属 限上に積層された第2の金属膜とからなる金属膜積層体 を形破さる12%

前記金属膜積層体を熱酸化して前記第2の金属膜の上面 および期間値に前記第20金属の第1、第2および第3 の熱酸化膜をそれぞれ形成し、前記第10金属膜の両側 面に前記第10金属膜を脱皮形成し、その後、前記 第10金属膜を陽極酸化することにより、前記第10金

屋からなる第1のゲート電極と前記第1のゲート電極の 両側の第1および第2の陽極酸化膜とを前記ゲート酸化 膜上に形成し、前記第2の金属からなり前記第1のゲー ト電極よりも幅が広く前記幅の方向において中央部と前 記中央部の両側の第1および第2の側部とを備える第2 のゲート電極を、前記第2のゲート電極の前記中央部で あって前記第1のゲート電極と同じ幅である前記中央部 を前記第1のゲート電極の直上とし、前記第2のゲート 電極の前記幅の方向の前記第1の側部および前記第2の 側部を前記第1のゲート電極の前記幅の方向における第 1の端部の位置および第2の端部の位置から前記幅の方 向においてそれぞれ突出させて前記第1の陽極酸化膜お よび前記第2の陽極酸化膜上にそれぞれ位置するように して、前記第1のゲート電極上に形成し、前記第2のゲ ート電極の両側の前記第2および第3の熱酸化膜を前記 第2の熱酸化膜の外側の端部が前記第1の陽極酸化膜の 外側の端部よりも内側となり前記第3の熱酸化膜の外側 の端部が前記第2の陽極酸化膜の外側の端部よりも内側 となるように形成する工程と、

前記第2のゲート電極、前記第1月空第3の熱態化度、 前記第13よび第2の陽極酸化限、ならびに前記第1の サード電極をマスクとして前記半導体清膜にイオン注入 法により不純物を導入して、前記第1の陽極酸化膜の外 側の前記ゲート絶縁膜の下の前記半導体清膜に高濃度ド レイン領域用不特制領域を、前記第2の器機能機の外側 の前記第1の陽極酸化膜の下の前記半導体清限に高温度ドレイン領域用不純物領域よりも低不維物環度の低 濃度ドレイン領域用不純物領域よりも低不維物環度の低 機度ドレイン領域用不純物領域を、前記第2の陽極酸化 限の外側の前記が一ト16地線の下の前記半導体清限に高 温度ソーン領域用不純物領域を、前記第3の熱酸化膜の 外側の前記第2の陽極酸化膜の下の前記半導体清限に高 記高濃度ソース領域用不純物領域よりも低不純物環度の 低濃度ソース領域用不純物領域をよれぞれ形成する工程

を有することを特徴とする書願半郷体装置の製造方法。 (請求項21)前記ゲート総縁販上に、陽極酸化可能な 第1の金銀からなる第1の金展限と、陽極酸化困難な第 2の金属からなり前記第1の金属限と実質物に同じ幅で 前記第1の金属限上に積層された第2の金属限とからな る金属限層類体を形成する前記下270金属限とからな る金属限層類体を形成する前記下270本属

前記ゲート総総限上に、前記第1の金属からなる第3の 金属限を形成し、その後、連続して前記第3の金属限上 に前記第2の金属からなる第4の金属限を形成し、その 後、前記第4の金属限上にレジストを選択的に形成し、 その後前記レジストをマスクにして、前記が4の金属限 とまび前記第3の金属限を選択的にエッチングに て、前記ゲート総縁限上に、前記第1の金属からなる前 記第1の金属限と、前記第2の金属からなり前記第1の 金属限と実質的に同じ編で前記第1の金属限上に積層さ れた前記第2の金属限との高記を原規関係権 成する工程であることを特徴とする請求項20記載の薄 膜半導体装置の製造方法。

【請求項22】絶縁基板上に半導体薄膜を形成する工程 と

前記半導体薄膜上にゲート絶縁膜を形成する工程と、 前記ゲート絶縁膜上に、陽極酸化可能な第1の金属から なる第1の金属膜を形成する工程と。

前記第1の金属膜上にレジストを選択的に形成する工程

前記レジストをマスクとして前記第1の金属限を選択的 にエッチン降床して前記第1の金属からなる第2の金 展膜を選択的に前記ゲート絶縁限上に形成する工程と、 その後、前記セジストを残したまま、前記第2の金属限 を陽極酸化して、前記第1の金属からなる第1のゲート 電極と前記第1のゲート電極の両側の第1まよび第2の 解極酸化限とを前記ゲート酸化限上に形成する工程と、 その後、前記セジストを除去する工程と、 その後、前記セジストを除去する工程と、

その後、第2の全属からなり前記第1のゲート電極より 両側の第13よび第2の側部とを備える第2のゲート電 極を前記第1のゲート電極上に形成し、前記第2のゲート 電を前記第1のゲート電極上に形成し、前記第2のゲート と幅である前記中央部を前記第1のゲート電極の と幅である前記中央部を前記第1のゲート電極の直上に 設付、前記第2のゲート電極の前記編の方向の前記第1 の側部および前記第2の機器を前記第1のゲート電極の 前記第10所における第1の機能の位置および第2の端 部の位置から前記編の方向においてそれぞれ突出させて 前記第1の階極酸化膜および前記第2の陽極酸化膜の 体間が第3の外間の端部前記第1の陽極能化膜の 外側の端部よりも内側となり前記第2の側部の外側の端 部が前記第2の陽極酸化膜の外側の端部よりも内側とな なようにそれぞれ設ける1程と

前記第2のゲート電極、前記第1および第2の陽極酸化 限、ならびに前記第1のゲート電極をマスクとして前記 半導体電膜化イオンドービング法により不当地を導入し て、前記第1の陽極酸化膜の外側の前記ゲート絶縁膜の 下の前記半導体高限に高速ドレイン領域HT不純物領域 を、前記第20ゲート電極の記定第1の側部が側の前記第1の陽極酸化膜のケ側の 記第1の陽極酸化膜の下の前記半導体高限に前記高温度 ドレイン領域HT不純物領域よりも低不純物濃度の低温度 ドレイン領域HT不純物域を、前記第2の帰極化限の 外側の前記ゲート絶縁膜の下の前記半導体薄限に高温度 ソース線域HT不純物領域を、前記第2の帰極を収 ソース線域HT不純物領域を、前記第2の帰極を 北第2の帰域が外側の前記第2の帰極を 半導体薄膜に前記高温度ソース領域用不純物領域をそれぞ 1 外形はまて記と

を有することを特徴とする薄膜半導体装置の製造方法。 【請求項23】前記第1の金属がタンタルであり、前記 第2の金属がアルミニウムであり、前記第1および第2 の陽極酸化脱が酸化タンタル脱であり、前記第3乃至第 5の陽極酸化脱が酸化アルミニウム膜であることを特徴 とする請求項18または19記載の薄膜半導体装置の製 造方法。

【請求項24】前記絶縁基板上に半導体消機を形成する 前記工程が、前記絶縁基板上に多結晶シリコン消機を形 抜する工程であり、前記半線等調配上でゲート絶縁限を 形成する工程が、前記多結晶シリコン消機上に化学気相 成長法により酸化ケイ素膜を形成する工程であり、前記 線化ケイ素膜の観厚をセっ。(A)とし、第1の陽極酸化 級の概厚をセっ。(A)とした場合に、

 $(a \cdot t_{or}^2 + b \cdot t_{or}) \times 1.28 < t_{Teor}$ 、  $t_{Teor} < (a \cdot t_{or}^2 + b \cdot t_{or}) \times 3.09$  (こで、 $a = -8.8889 \times 10^{-6}$  (Å<sup>+</sup>)、 b = 0.44である。)の関係を消かすことを特徴とする 請求項33調整の理機半解係被需の製造方法。

#### 【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は薄膜半導体装置およびその製造方法に関し、特に多結晶シリコン薄膜を使用した薄膜トランジスタおよびその製造方法に関する。 【0002】

【従来の技術】従来の多結晶シリコン湾膜を使用した薄膜トランジスタでは、ゲート電圧V。をオア順にしてもオフリーク電流が流れてしまうという問題がある。特開平5-166837号公保には、このオフリーク電流を抑制すると共にオン電流の減少を低く抑えた多結晶シリコン薄膜トランジスタとその製造方法が提案されてい

【0003】図6は、この従来の薄膜トランジスタおよびその製造方法を説明するための断面図である。

【0004】まず、基板110上に多結晶シリコン薄膜 120、SiO<sub>2</sub> よりなるゲート絶縁膜130、タンタ ル膜140を順次積層する。

【〇〇〇5】次に、タンタル膜140をマスクとして、 イオン打ち込み法によりリンイオンを多結晶シリコン薄 膜120中に添加し、自己整合的にn<sup>\*</sup>ドレイン領域1 22とn<sup>\*</sup>ソース領域123とを形成する。

【0006】次に、タンタル例140の表面を隔極酸化 法により酸化して、タンタルゲート電極141と酸化タ タル酸150とを形成した後、酸化タンタル機150 をマスクとしてイオン打ち込み法または高エネルギーイ オンドービング法により多結晶シリコン薄膜120にさ らにリンイオンを添加し、n・ドレイン領域124とn・ソース個単128とを形成する。

【0007】最後に打ち込まれたリンイオンを活性化して薄膜トランジスタ200を形成する。

【0008】この従来の薄膜トランジスタ200では、 タンタルゲート電極141とゲートn'ドレイン領域1 24との間にオフセット△Lが存在するから、ゲート電  $\mathbb{E}V_{zz}$ を負にパイアスしたときにオフリーク電流を抑制 できる。そして、タンタルゲート電衝141とゲートル ドレイン領域124との間にn・ドレイン領域124との間にn・ドレイン領域124との間にn・ドレイン領域124との間にオフセット ムしを設けても、オン電流の減少を低く抑えられる。 【0009】

【発明が解決しようとする課題】しかしながら、この従来の消職トランジスタ200を製造するには、イオン打ち込みまたはイオンドーピングを2回行わなければならず、工程が発酵であるという問題があった。更にエソース・ドレイン領域127、125とゲート電極直下のチャネルとの間に出来るオフセット領域412、129がチャンネルのオン状態の際に寄生抵抗となってオン電流を低下させるとの問題が有った。

【0010】従って、本発明の目的は、一回のイオンド ービングによって製造可能と簡単な構造の清原半導体装置であって、オフリーク電流を抑制すると共にオン電流 の減少を低く抑えた薄膜半導体装置とその製造方法を提供することにある。

[0011]

【課題を解決するための手段】本発明によれば、絶縁基 板上に形成された半導体薄膜と、前記半導体薄膜上に形 成されたゲート絶縁膜と、前記ゲート絶縁膜上に形成さ れたゲート電極と、前記ゲート電極の両側の前記半導体 薄膜にそれぞれ形成されたソース領域およびドレイン領 域と、を備える薄膜半導体装置において、前記ゲート電 極が、前記ゲート絶縁膜上に形成された第1のゲート電 極と、前記第1のゲート電極上に形成された第2のゲー ト電極とを備え、前記第2のゲート電極が、前記第1の ゲート電極の直上に前記第1のゲート電極と接して設け られた第1の副ゲート電極と、前記第1のゲート電極の 前記ドレイン領域側の端部の位置から前記ドレイン領域 側に第1の所定の距離突出して設けられた第2の副ゲー ト電極とを少なくとも有し、前記ドレイン領域が、前記 第1のゲート電極の前記ドレイン領域側の前記端部から 第2の所定の距離離間して設けられていることを特徴と する薄膜半導体装置が提供される。

【0012】本発明の清限半導体装置においては、まず、ドレイン領域が第10分ート電極のドレイン領域側の端部から第2の所定の距離離間して設けられており、オフセットゲート構造となっているから、ゲート電圧Vェミをオフ側にしたときにオフリーク電流を抑制できる。また、ソース・ドレイン間側圧も高くなり、その結果、チャネルの微細化が可能となり、オン抵抗を小さくできて、オン電流を上げることができる。

【0013】さらに、本発明の半導体装置は、第1のゲート電極に加えて、第1のゲート電極に形成された第 2のゲート電極を備え、この第2のゲート電極が、第1 のゲート電極の値上に前記第1のゲート電極を接して級 けられた第1の副ゲート電能と、第1のゲート電極のドレイン領域側の端部の位置からドレイン領域側の端部の位置からドレイン領域側で第1の所定の前尾空出して設けられて第2の副ゲート電極とを少なくとも有している。このように第2の副ゲート電極からドレイン領域側に突出しているから、オン時には、この第2の副ゲート電極の下の半導体清膜に掛い電界がかり、その結果、第2の副ゲート電極の下の半導体清膜の表面には反転層(チャンネル)ができる。従って、オン時には、市のゲート電極とドレイン領域との間の抵抗を極めて小さくできて、オフェットゲート指摘を採ったことによって生じるオン電流の減少を削削することができる。一方、オフ時においては、第2の副ゲート電極がき等体清膜の間に距離がする為。ドレイン帶での電子機度を発

【0014】このように、本発明においては、ドレイン 領域を第1のゲート電極から顧問して設けたオフセット ゲート構造とすると共に、この第1のゲート電極の一部を ドレイン領域側に突出させることによって、ゲート電压 V<sub>s</sub>。をオフ側にしたときにオフリーク電流を抑制できる と共に、オフセットゲート構造を採ったことによって生 と共に、オフセットゲート構造を採ったことによって生 とるオン電流の減少を抑制することができる。このよう な構造の複類半導体装置は、ドレイン領域とソース領域 とを作成するためのイオン注入を1回行えば製造することができる。

め、それ故才フ電流を低く保ち得る。

【0015】本発明の薄膜半導体装置においては、第1 のゲート電板とドレイン領域との間の半導体薄膜に、ド レイン領域よりも低不純物濃度の低濃度ドレイン領域を さらに備え、この低濃度ドレイン領域を第1のゲート電 極から第3の所定の距離離間して設けると共にドレイン 領域と電気的に接続して設けることもできる。このよう な低濃度ドレイン領域を設けると、ドレイン領域を第1 のゲート電極からさらに離間させて形成しても、第1の ゲート電極とドレイン領域との間の抵抗をこの低濃度ド レイン領域により小さくできる。従って、オン電流の減 少をさらに抑制しつつ、ゲート電圧Vssをオフ側にした ときのオフリーク電流を充分に抑制できる。また、この ような低不純物濃度ドレイン領域を設けると、ソース・ ドレイン間耐圧を矢張高くすることができ、その結果、 チャネルの微細化が可能となり、オン抵抗をさらに小さ くできて、オン電流をさらに上げることができる。 【0016】本発明の薄膜半導体装置は、半導体薄膜が

好ましく適用される。 【0017】また、好ましくは、第1のゲート電極を第 1の金属から構成し、第2のゲート電極を第2の金属か 6構成し、この第1の金属とこの第2の金属とを異なっ た種類の金属とする。このようにすれば、第1の金属と

多結晶シリコンからなる半導体薄膜であるときに、特に

第2の金属の格子定数や結晶構造が互いに異なってくる ことになり、これら2つの金属を上下に積層したゲート 電極はイオン注入のマスク性に優れるようになる。その 結果、ゲート電極全体の膜厚を薄ぐできて、その上に形 晩するデータ線等の断線が生じにくくなる。

【0018】また、新ましくは、第1のゲート電梅を第 1の金属から構成し、第2のゲート電梅を第2の金属から 6構成し、この二つの金属に住りゲート電極を同時にゲート線(連査線)をも形成する。更にこの第1の金属の エッチング特性と、第2の金属とのエッチング特性と 第2の金属とのエッチング特性の異な る金属の2層構造とすることにより、一方の金属が断線 しても他方の金属が構造する為ゲート線が製造時に断線 しても他方の金属が構造する為ゲート線が製造時に断線

【0019】また、好ましくは、第1のゲート電極を第 1の金属から構成し、第2のゲート電極を第2の金属か ら構成し、この第1の金属を陽極酸化可能な金属とす る。このように、第1の金属を陽極酸化可能な金属とす ることによって、第1の金属の上面をレジストや他の金 属等によって覆った状態で陽極酸化すれば、第1の金属 の側面に形成される陽極酸化膜の上面と第1の金属の上 面とがほぼ同じ高さになる。その結果、第1の金属上お よび陽極酸化膜上に第2の金属からなる第2のゲート電 極を形成すれば、第2のゲート電極を第1のゲート電極 から空出させた状態に容易に形成できるようになる。ま た、第1の金属の側面に形成される陽極酸化膜の幅、す なわち、第1の金属の端部から陽極酸化膜の外側の端部 までの距離の制御も容易となり、その結果、この陽極酸 化膜をマスクとして半導体薄膜中にイオン打ち込みやイ オンドーピング等のイオン注入法を行ってドレイン領域 を形成した場合に、第1の金属からなるゲート電極とド レイン領域との間の距離の制御が容易となる。

【0020】また、新ましくは、第1のゲート電極を第 の金属から構成し、第2のゲート電極を第2の金属から 結構成し、この第1の金属を陽極能化可能企金属とし、 第2の金属を陽極能化可能企金属とし、そして、第1の 金属の陽極能と速度を第2の金属の陽極能化速度よりも 大きくする。ここで陽極酸化速度が速いとは同じ電圧を 印加した時に出来上る陽極能能度が厚いと言う意味で有 元

【0021】このようにすれば、第1の金属上に第1の 金属と同じ形状の第2の金属を積用した金属種類体を陽 極酸化することによって、第1の金属からなる第1のゲ ート電極と、この第1のゲート電極の両側の第1の金属 の局極能化限と、第2の金属からなる第2のゲート電極 、第2のゲート電極の上面および両側の第2の金属の 陽極酸化限とが形成され、第2のゲート電極は第1のゲート電極よりも繋が成され、第2のゲート電極の両側に突 出し、その突出した部分は第1の金属の隔極酸化限上 位置するが、第1の金属の両側の際極酸化限上に 位置するが、第1の金属の両側の際極酸化限上 が、第2のゲート電極の両側の第2の金属の陽極酸化膜 の端部よりもそれぞれ外側となる。

【0022】従って、その後、これら第1のゲート電極 と、第1のゲート電極の両側の第1の金属の陽極酸化膜 と、第2のゲート電極と、第2のゲート電極の上面およ び両側の第2の金属の陽極酸化膜とをマスクにして、イ オン打ち込みやイオンドーピングにより不練物を半導体 薄膜に導入して不純物領域を形成すると、第1の金属の 陽極酸化膜の外側の半導体薄膜には高濃度ドレイン領域 用不純物領域が形成され、第2の金属の陽極酸化膜の外 側とこの高濃度ドレイン領域との間の半導体薄膜には低 **濃度ドレイン領域用不純物領域が形成され、第1のゲー** ト電極からこの低濃度ドレイン領域用不純物領域の近傍 まで第2のゲート電極が突出して第1の金属の陽極酸化 膜上に形成される。そして、その後、熱処理等により不 純物を活性化すると、高濃度ドレイン領域用不純物領域 が高濃度ドレイン領域となり、低濃度ドレイン領域用不 純物領域が低濃度ドレイン領域となる。

【0023】このように高速度ドレイン領域が第1の金属の陽極酸化既の外側に形成されるから、第1のゲート電板との間でオフセットゲート構造となり、 $^+$ ~トー電エ  $V_z$ 。をオフ側にしたときのオフリーク電流を抑制でき、また、Y-X・ドレイン間间圧も高くなり、その結果、チャネルの敵網化が可能となり、オン紙統を小さくできて、オン電流を上げることができる。

【〇〇24】また、第2の金属の陽極酸化膜の外側とこ の高濃度ドレイン領域との間の半導体薄膜には低濃度ド レイン領域が形成されるから、オン電流の減少を抑制で また。

【〇〇25】また、第1のゲート電極から低濃度ドレイン領域の近傍まで第2のゲート電極が突出して第1の金 の第2のゲート電極のドレイン領域側に突出した部分 によって、第2のゲート電極のドレイン領域側に突出した部分 によって、第2のゲート電極のドレイン領域側に突出した部分 になって、第2のゲート電極のドレイン領域側に突出した部分 平のギ海は常調の表が電界がかかり、その結果、第2のゲート電極のドレイン領域側に突出した部分 の下の半導体部膜の表面には反転層が生じる。従って、 オン時には、510ゲート電極とドレイン領域との間の 抵抗を小さくできて、オフセットゲート構造を採ったことによって生じるオン電流の減少を抑制することができ とによって生じるオン電流の減少を抑制することができ ムー方、オフ申においては、第2のゲート電がのドレイン領域側に突出した部分の下に存在する第1の金属の 陽極度化限とゲート電域側のなにドレイン第での電界強 摩が弱生り、オフ電流は低下する。

【00261このように、第1のゲート電極を第1の金 属から構成し、第2のゲート電優を第2の金属から構成 し、この第1の金属を陽極能化可能な金属とし、第2の 金属を陽極能化可能な金属とし、そして、第1の金属の 極酸化速度を第2の金属の陽極酸化速度よりも大きく することにより、上述のように優れた特性を持つ薄膜半 導体装置を、1回の陽極酸化と1回のイオン打ち込みや イオンドーピングによる半導体浮膜への不純物構入によ り形成できる。また、第1のゲート電極と高速度ドレイン領域との間のオフセット量、低速度ドレイン領域の 幅、第2のゲート電極のドレイン領域側への突出量等 は、陽極酸化条件により制御されるので、精度よく制御 可能である。

【0027】なお、陽極酸化前に形成する第1の金属上 に第1の金属と同じ形状の第2の金属を積層した金属積 耐体は、第1の金属からなる限と第2の金属からなる取 とをまず連続して形成し、その後、単一のレジストを使 用して第1の金属からなる限と第2の金属からなる限と を連続してエッチング除去することにより等易に形成で きる。

【0028】また、このように、第1のゲート電極と、この第1のゲート電極の画側の第1の金属の陽極酸化膜と、第1のゲート電極との第2のゲート電極と、第2のゲート電極と、第2のゲート電極は、第2のゲート電極は第1のゲート電極は第1のゲート電極は第1のゲート電極は第1のゲート電極は第1の金属の陽極酸化膜上に位置するが、第1の金属の両側の陽極能化膜の指部の方が、第2がゲート電極の両側の第2の金属の陽極能化原が節
ありかート電極の両側の第2の金属の陽極能化原が節
ありを表れぞれ外側となっており、階段状となるので、これらの上に形成するデータ線等の断線が生じにくくな

【0029】さらに、好ましくは、この第1の金属をタンタルとし、第2の金属をアルミニウムとする。

【0030】このようにすれば、タンタルとアルミニウムの格子定数や結晶構造が互いに異なっているので、これら2つの金属を上下に模倣したゲート電像はイオン注入時のマスク性に優れるようになる。その結果、ゲート電像全体の膨厚を導くできて、その上に形成するデータ線等の開発が下したくくなる。

【0031】また、タンタルのエッチング特性とアルミ ニウムのエッチング特性とが異なるから、エッチング特 性の異なる2種の金属の2層構造となるゲート電極は、 製造時に開鍵しづらくなる。

【0032】さらに、タンタルの上に電気抵抗の低いアルミニウムを使用しているから、ゲート電極(ゲート線)全体の抵抗が低くなる。

【0033】また、アルミニウムを陽極能化するとその 表面が酸化アルミニウムによって限かれることになる。 このように、酸化アルミニウムによってアルミニウムの 表面が覆かれていると、その後イオン注入する際にもイ オン注入のマスクとしてアルミニウムを使用できるよう になる。C - MO S材造をイン注入装置を使用して製 造する場合には、一方の導電型の不純物を打ち込む際に は、他方の導電型の不純物が打ち込まれる領域をマスク しておく必要がある。イオン注入の場合には、連常この

ようなマスクとしてレジストが用いられる。しかしなが ら、質量分離を用いないイオンドーピングでは大量のイ オンを打ち込むことになるからドーピング時に温度が高 くなり、レジストをイオンドーピングのマスクとして使 用するのは困難である。又、質量分離を用いるイオン注 入法でも基板温度を200℃程度から400℃程度に高 く保った状態でイオン注入を行うと、注入後のイオンの 活性化が350℃程度以下の低温で行う事が可能にな る。この場合もレジストをマスクとする事は出来ない。 この様な場合にレジストに代えて使用するに適して居る 物はアルミニウムである。アルミニウムならばドーピン グ時に達する300℃程度の温度にも十分耐え、かつ、 ドーピング時の電荷をいち速く接地に逃がし得るからで 有る。所がゲートにアルミニウムを使用し、イオンドー ピングのマスクとしてアルミニウムを使用すると、イオ ンドーピングのマスクのパターニング時にゲート電極の アルミニウムもエッチングされてしまうから、ゲートに アルミニウムを使用した場合には、イオンドーピングの マスクとしてアルミニウムを使用することは困難であっ た。しかしながら、このように、酸化アルミニウムによ ってゲート電極のアルミニウムの表面を覆っていると、 その後イオンドーピングのマスクをパターニングする際 にも、酸化アルミニウムの下のアルミニウムはエッチン グされないから、アルミニウムをイオンドーピングのマ

【0034】また、酸化アルミニウムによってゲート電 価のアルミニウムの表面が関かれていると、その上に形 成されるデータ線等にもアルミニウムが使用できるよう になり、ゲート線およびデータ線の両方の配線抵抗が小 さくなるから、素子全体の配縁抵抗を小さくすることが できる。

スクとして使用できるようになる。

【0035】さらに、酸化アルミニウムによってアルミニウムの表面が覆われていると、その後の加熱工程を経てもアルミニウムのヒロックが生じにくくなる。

【0036】また、第1つ金販がタンタルであると、ゲ 場合に特に有效である。すなわち、薄膜半導体を低温プ ロセスで製造する場合には、ゲート絶縁限は、好ましく、 組成長法で作成したゲート絶縁限は、密度化保し状で、関 質が努り、そのようなゲート総縁限とにアルミニウムを スパック等により形成してゲートを極を作成すると、 アメック等により形成してゲートを極を作成すると、 ルミコウムが絶縁限中に入り、関値(Vth)等のトラン ジスタ特性が変動してしまう。それに対して、ゲート電 様の下側の電際にタンタルを使用すると、化学気相成氏 法で作成したゲート絶縁限とだート電極を形成しても 関値(Vth)等のトランジスタ特性がまとんど変動する ことはなく、優れた特性の薄膜トランジスタが安定して 製造できる。

【0037】また、本発明によれば、絶縁基板上に形成

された半導体薄膜と、前記半導体薄膜上に化学気相成長 法で形成されたゲート絶縁膜と、前記ゲート絶縁膜上に 形成されたタンタルからなる第1のゲート電極と タン タルを陽極酸化して前記第1のゲート電極の両側にそれ ぞれ形成された第1および第2の酸化タンタル膜と、ア ルミニウムからなる第2のゲート電極であって、前記第 2のゲート電極の幅が前記第1のゲート電極の幅よりも 大きく、前記第2のゲート電極が前記幅の方向において 中央部と前記中央部の両側の第1および第2の側部とを 備え、前記第2のゲート電極の前記中央部が前記第1の ゲート電極と同じ幅であり、前記中央部が前記第1のゲ ート電極の直上に前記第1のゲート電極と接して設けら れ、前記第2のゲート電極の両側の前記第1および第2 の側部が前記第1のゲート電極の前記幅の方向における 第1の端部の位置および第2の端部の位置から第1およ び第2の所定の距離それぞれ突出して前記第1および第 2の酸化タンタル膜上にそれぞれ設けられた前記第2の ゲート電極と、アルミニウムが陽極酸化されて、前記第 2のゲート電極の上面および側面に前記第2のゲート電 極を覆って形成された酸化アルミニウム膜と、前記第1 のゲート電極から第3の所定の距離離間して前記半導体 薄膜に設けられたドレイン領域と、前記第1のゲート電 極に対して、前記ドレイン領域と反対側の前記半導体流 膜に設けられたソース領域と、を備えることを特徴とす る薄膜半導体装置が提供される。

【0038】このような構造の薄膜半導体装置は、ドレイン領域とソース領域とを作成するためのイオン注入を 1回行えば製造することができる。

【0030】本発明においては、半導体薄膜上に化学気 相成長法で形成されたゲート総様限とを備え、このゲー 冷絶様限上にタンタルからなる第1のゲート電傷を形成 している。従って、化学知相成長法で作成したゲート絶 縁膜上にゲート電極を形成しても関値(Vth)等のトラ ンジスタ特性がほとんど変動することはなく、優れた特 体の旗限トランジスタが歩け、ア動音で多る。

【0040】また、このタンタルのゲート電極上にアルミニウムからなる第2のゲート電極を備えている。従って、タンタルとアルミニウムとの間の格子受験や結品構造の違いにより、これら2つの金属を上下に積層したゲート電極はイオン注入のマスク性に優れ、その結果、ゲート電極を体の腕厚を得て含さて、その上に形成するボータ線等の断線が生じにくくなる。また、タンタルのエッチング特性とアルミニウムのエッチング特性とアルミニウムのエッチング特性とアルミニウムのエッチンの大の大・エッチング特性とアルミニウムのエッチンが特性とアルミニウムをあら、エッチング特性とアリスをなるゲート電極は、製造時に断線しづらくなる。さらに、タンタルの上に電気抵抗の低いアルミニウムを使用しているから、ゲート電極(ゲート線)全体の抵抗が低くなる。

【0041】また、アルミニウムが陽極酸化されて、この第2のゲート電極の上面および側面に第2のゲート電

極を覆って形成された酸化アルミニウム駅を備えている から、基板温度が高くなるイオン注入する際にもイオン 注入のマスクとしてアルミニウムを使用できるようにな る。また、酸化アルミニウムによってゲート電極のアル ミニウムの表面が覆おれていると、その上に形成される データ線率にもアルミニウムが使用できるようになり、 素子全体の酸雑販抗を小さくすることができる。さら に、酸化アルミニウムによってアルミニウムの表面が覆 われていると、その後の加熱工程を経てもアルミニウム のヒロックが生じにくくなる。

【0042】また、第1のゲート電極から第3の所定の 距離館間して半導体等限に設けられたドレイン領域を構 えているから、オフセットゲート構造となり、ゲート電 圧V<sub>s</sub>。をオフ側にしたときにオフリーク電流を著しく抑 制でき、また、ソース・ドレイン間間圧も高くなり、そ の結果、チャネルの微細化が可能となり、オン概統を小 さくできて、オン電流を上げることができる。

【0043】さらに、第10ゲート電極上に形成された 第20ゲート電極の第1の側部が第10ゲート電極から ドレイン頭球側に第10所近の距離突出して第10 酸化 タンタル機上に設けられているから、オン時には、この 突出した第20ゲート電極の第1の側部によって、第2 のゲート電極の第1の側部の下の半導体電機に弱い電界 がかかり、その結果、この半導体電機の表面には反転層 (チャンネル)ができる。後って、オン時には、第1の ゲート電極とドレイン領域との間の抵抗を小さくでき て、オフセットゲート精造を提ったことによって生じる オン電流の減少を抑制することができる。一方、オフ時 においては、ドレイン畑の電界が弱くなるのでオフ電流 を低く1と関係と

【0044】この薄膜半導体装置においても、第1のゲ ート電極とドレイン領域との間の半導体薄膜に、ドレイ ン領域よりも低不純物濃度の低濃度ドレイン領域をさら に備え、この低滞度ドレイン領域を第1のゲート電極か ら第4の所定の距離鮮間して設けると共にドレイン領域 と電気的に接続して設けることもできる。このような低 濃度ドレイン領域を設けると、ドレイン領域を第1のゲ ート電極からさらに離間させて形成しても、第1のゲー ト電極とドレイン領域との間の抵抗をこの低濃度ドレイ ン領域により小さくできる。従って、オン電流の減少を さらに抑制しつつ、ゲート電圧V。。をオフ側にしたとき のオフリーク電流を充分に抑制できる。また、このよう な低濃度ドレイン領域を設けると、ソース・ドレイン間 耐圧を高くすることができ、その結果、チャネルの微細 化が可能となり、オン抵抗をさらに小さくできて、オン 電流をさらに上げることができる。

【0045】また、本発明によれば、絶縁基板上に形成 された半導体薄膜と、前記半導体薄膜上に化学気相成長 法で形成されたゲート絶縁膜と、前記ゲート絶縁膜上 形成されたタンタルからなる第1のゲート電極と、タン

タルを陽極酸化して前記第1のゲート電極の両側にそれ。 ぞれ形成された第1お上び第2の酸化タンタル膜と、ア ルミニウムからなる第2のゲート電極であって、前記第 2のゲート電極の幅が前記第1のゲート電極の幅よりも 大きく、前記第2のゲート電極が前記幅の方向において 中央部と前記中央部の両側の第1および第2の側部とを 備え、前記第2のゲート電極の前記中央部が前記第1の ゲート電極と同じ幅であり、前記中央部が前記第1のゲ ート電極の直上に前記第1のゲート電極と接して設けら れ、前記第2のゲート電極の両側の前記第1および第2 の側部が前記第1のゲート電極の前記幅の方向における 第1の端部の位置および第2の端部の位置から第1およ び第2の所定の距離それぞれ突出して前記第1および第 2の酸化タンタル膜上にそれぞれ設けられた前記第2の ゲート電極と、アルミニウムが陽極酸化されて、前記第 2のゲート電極の上面および側面に前記第2のゲート電 極を覆って形成された酸化アルミニウム膜と、前記第1 のゲート電極から第3の所定の距離離間して前記半導体 薄膜に設けられた高濃度ドレイン領域と、前記第1のゲ ート電極と前記高濃度ドレイン領域との間の前記半導体 薄膜に形成され、前記高濃度ドレイン領域よりも低不純 物濃度の低濃度ドレイン領域であって、前記第1のゲー ト電極から第4の所定の距離離間して設けられると共に 前記高濃度ドレイン領域と接して形成された前記低濃度 ドレイン領域と、前記第1のゲート電極に対して前記高 濃度ドレイン領域と反対側の前記半導体薄膜に、前記第 1のゲート電極から第5の所定の距離離間して設けられ た高濃度ソース領域と、前記第1のゲート電極と前記高 濃度ソース領域との間の前記半導体薄膜に形成され、前 記高濃度ソース領域よりも低不純物濃度の低濃度ソース 領域であって、前記第1のゲート電極から第6の所定の 距離離間して形成されると共に、前記高濃度ソース領域 と接して形成された低濃度ソース領域と、を備えること を特徴とする薄膜半導体装置が提供される。

【0046】この構造の薄膜半導体装置においても、半 導体薄膜上化化学気相板長法で形成されたゲート総線製 とを備え、このゲート総線膜上にクメタルからなる第1 のゲート電極を形成している。続って、化学気相成長法 で作成したゲート総縁膜上にゲート電極を形成しても関 値(Vth)等のトランジスタ特性がほとんど変動するこ とはなく、優れた特性の薄膜トランジスタが安定して製 造できる。

【0047】また、このタンタルのゲート電極上にアルミニウムからなる第2のゲート電極を備えている。従って、タンタルとアルミニウムとの間の格子定数や結晶構造の強いほより、これら2つの金属を上下に積短したゲート電極はイオン注入のマスク性に優れ、その結果、ゲート電極合体の腹厚を薄くできて、その上に形成するデータ線等の断線が生じにくくなる。また、タンタルのエッチング特性とアルミニウムのエッチング特性とが異な

るから、エッチング特性の異なる2種の金属の2層構造 となるゲート電極は、製造時に断線しづらくなる。さら に、タンタルの上に電気抵抗の低いアルミニウムを使用 しているから、ゲート電極 (ゲート線) 全体の抵抗が低 くなる。

【0048】また、アルミニウムが陽極酸化されて、この第2のゲート電極の上面および側面に第2のゲート電格を置いて形成された酸化アルミニウム機を過えているから、高温でのイオン注入する際にもイオン注入のマスクとしてアルミニウムによってゲート電極のアルミニウムの表面が覆われていると、その上に形成されるデータ線等にもアルミニウムが使用できるようになり、素子全体の記録は転金やよくすることができる。さらに、酸化アルミニウムによってアルミニウムの表面が覆われていると、その後の加熱工程を経てもアルミニウムのたロックが生じにくくなる。

【0049】また、第10ケート電極から第3の所定の 距離龍間して半導体等膜に設けられた高速度ドレイン領 或を備えているから、オフセットゲート構造となり、ゲート電圧V<sub>ss</sub>をオフ側にしたときにオフリーク電流を卸 制でき、また、ソース・ドレイン間間圧も高くなり、そ の結果、チャネルの微褐化が可能となり、オン抵抗を小 さくできて、オン電流を上げることができる。

【0050】さらに、第1のゲート電極上に形成された 第2のゲート電極の第1の側部が第1のゲート電極から 高濃皮ドレイの側側に第1の所定の肺離空出して第1 の酸化タンタル膜上に設けられているから、オン時に は、この突出した第2のゲート電極の第1の機部によっ 、第2のゲート電極の第1の側部の下の半導体薄膜に 弱い電界がかかり、その結果、この半導体薄膜の表面に は反転層(ゲャンネル)ができる。従って、オン時に は、第1のゲート電極と高濃皮ドレイン領域との間の抵 抗を小さくできて、オフセットゲート構造を採ったこと によって生とるオン電流の減少を抑制することができ 。一方、オフ時においては、ドレイン端の電界強度を 弱め、オフ電流を低くする。

【0051】この灌膠半等株装置においては、さらに、 第1のゲート電機と高濃度ドレイン領域との間の半導体 落膜に、高濃度ドレイン領域より間の低濃 度ドレイン領域をさらに備え、この低濃度ドレイン領域 を第1のゲート電優から降4の所定の施濃値間して設け ると共に高濃度ドレイン領域を発して設けているから、 高濃度ドレイン領域を第1のゲート電極から灌間させて 形成しても、第1のゲート電板と高濃度ドレイン領域と の間の抵抗をこの低濃度ドレイン領域により小さくでき る。従って、オン電流の減少を削削しつつ、ゲート電圧 V<sub>s</sub>をオフ側にしたときのオフリーク電流を充分に抑制 できる。また、このような低濃度ドレイン領域を定め できる、また、このような低濃度ドレイン領域を定め と、ソース・ドレイン間間圧を高くすることができ、そ の結果、チャネルの微細化が可能となり、オン抵抗をさ らに小さくできて、オン電流をさらに上げることができ ス

Taox (A) とした場合に、

 $(\mathbf{a} \cdot \mathbf{t}_{\text{o}z}^2 + \mathbf{b} \cdot \mathbf{t}_{\text{o}z}) \times 1. \ 28 < \mathbf{t}_{\text{Iaoz}}$ 、  $\mathbf{t}_{\text{Iaoz}} < (\mathbf{a} \cdot \mathbf{t}_{\text{o}z}^2 + \mathbf{b} \cdot \mathbf{t}_{\text{o}z}) \times 3. \ 09$  (ここで、 $\mathbf{a} = -8.8889 \times 10^{-5} \, (\mathring{\mathbf{A}}^{-1})$  、  $\mathbf{b} = 0.44$  である。) の関係を満たしている。

【0053】能化ケイ素膜からなるゲート神経腺の限度 と、第1の酸化タンタル膜の限度とが上温関係を満たし ていると、これらの限を通じてイオン往入法により高濃 度ドレイン領域及び低温度ドレイン領域を形成した場合 に、実用上板れた構造の清膜半導体装置が製造される。 ttac;が(a tto;² tho tto;) ×1、28よりも小 さいと、低温度ドレイン領域の不純物濃度が高くなりす ぎて、ゲート電圧V<sub>c</sub>。をオフ側にしたときのオフリーク 電流が強化て出まう。また、ttac;² tho tto;² ×3、09よりも大きいと、低濃度ドレイン領域 域の不純物濃度が低くなりすぎて、オン電流が小さくな りすぎでしまう。

【0054】また、本等別によれば、急機基旗とに形成された半導体薄膜と、前記半導体薄膜とに化学気相成長 法で形成されたゲート絶様膜と、前記ゲート絶様膜上に 形成されたタンタルからなる第1のゲート電極と、前記 第1のゲート電極とに形成されたアルミニウムからなる 第2のゲート電極と、前記部のゲート電かの側の前 記半導体薄膜に形成されたドレイン領域およびソース領域と、を備えることを特徴とする薄膜半導体装置が提供 される。

【0055】この構造の薄膜半導体装置においては、半 導体薄膜上化化学気相板長法で形成されたゲート総線膜 とを備え、このゲート総縁膜上にタンタルからなる第1 のゲート電極を形成している。従って、化学気相成長法 で作成したゲート総縁膜上にゲート電極を形成しても間 値(Vth)等のトランジスタ特性がほとんど変動するこ とはなく、優れた特性の薄膜トランジスタが安定して製 造できる。

【0056】また、このタンタルのゲート電船上にアル ミニウムからなる第2のゲート電船を借えている、従っ て、タンタルとアルミニウムとの間の格子定数や結晶構 造の違いにより、これら2つの全属を上下に程度したゲ ート電船はイオン注入のマスク性に優れ、その結果、ゲ ート電路を体の関厚を薄ぐできて、その上に形成するデ ータ線等の開業が生じにくくなる。また、タンタルのエ ッチング特性とアルミニウムのエッチング特性とが異な あから、エッチング特性の異なる2種の金属の2屋構造 となるゲート電極は、製造時に断線しづらくなる。さら に、タンタルの上に電気抵抗の低いアルミニウムを使用 しているから、ゲート電極(ゲート線)全体の抵抗が低くなる。

【0057】この薄膜半導体装置においては、好ましく は、タンタルが弱極酸化されて、第1のゲート電棒の両 側に形成された酸化タンタル限と、アルミニウムが弱極 酸化されて、第2のゲート電極の上面および側面に第2 のゲート電極を覆って形成された酸化アルミニウム限と をさらに備える

【0058】このように、アルミニウムが帰稿館化されて、この第2のゲート電極を働って形成された酸化アルミニウム膜を備えているから、高温でのイオン注入する際にもイオン注入のマスクとしてアルミニウムを使用できるようになる。また、酸化アルミニウムを使用できるようになり、まった、酸化アルミニウムが使用できるようになり、素子を体の配線程を小さぐすることができる。さらに、酸化アルミニウムの大田によりがでは、ちらに、のない、このは、アルミニウムによってアルミニウムの表面が覆われていると、その他の加熱工程を経てもアルミニウムによってアルミニウムのとロックが生じてくなる。

【0059】また、本発明によれば、絶縁基板上に半導 体薄膜を形成する工程と、前記半導体薄膜上にゲート絶 縁膜を形成する工程と、前記ゲート絶縁膜上に第1のゲ ート電極を形成し、前記第1のゲート電極よりも幅が広 く前記幅の方向において中央部と前記中央部の両側の第 1および第2の側部とを備える第2のゲート電極を前記 第1のゲート電極上に形成して、前記第2のゲート電極 の前記中央部であって前記第1のゲート電極と同じ幅で ある前記中央部を前記第1のゲート電極の直上に設け、 前記第2のゲート電極の前記幅の方向の前記第1の側部 および前記第2の側部を前記第1のゲート電極の前記幅 の方向における第1の端部の位置および第2の端部の位 置から前記幅の方向においてそれぞれ突出させる工程 と、前記第2のゲート電極および前記第1のゲート電極 をマスクとして、前記半導体薄膜にイオン注入法により 不純物を導入して、前記第2のゲート電極の両側の前記 半導体薄膜にソース領域用不純物領域とドレイン領域用 不純物領域とをそれぞれ形成する工程と、を有すること を特徴とする薄膜半導体装置の製造方法が提供される。 【0060】本製造方法においては、第1のゲート電極 上に第2のゲート電極を形成し、この第2のゲート電極 の第1の側部を第1のゲート電極から突出させ、そし て、これら第1のゲート電極および第2のゲート電極を マスクとして、半導体薄膜にイオン注入法により不純物 を導入して、ドレイン領域用不純物領域を形成してい

る。 従って、このドレイン領域用不純物領域は、第1の ゲート電像とは離間して形成されることになる。そし て、このドレイン領域と打な動物領域は、その後、活性化 されてドレイン領域となるから、最終的な消別学事体装 置においては、ドレイン領域が第1のゲート電極と離間 したオフセットゲート構造となっている。 後って、ゲー ト電圧V<sub>g</sub>。をオフ側にしたときにオフリーク電流を抑制 できる。また、ソース・ドレイン間間圧も高くなり、そ の結果、チャネルの微細化が可能となり、オン抵抗を小 さくできて、オン電流を上げることができる、

【0061】また、第10分・ト電極上に第2の分一ト 電極を形成し、この第2のケート電極の第1の側部を第 1のゲート電極的今保出をせいるから、オシ時には、 この第2のゲート電極の第1の側部にあって、第2のゲート電極の第1の側部のドの半導体等限に弱い電界がかり、その結果、第2のゲート電極の第1の側部の下の 半導体薄限の表面には反転関(チャンオル)ができる。 従って、オン時には、第1のゲート電低とドレイン領域 との間の抵抗を小さくできて、オフセットゲート構造を 技術でととによって生じるか、電流の波少を抑制することができる。一方、オフ時においては、ドレイン端域 昇頻度を弱か、オフ電流をからてする。

【0062】このように、本製造方法においては、ドレイン領域を第1のゲート電影から経間して設けたオフセットゲート構造とすると共に、この第1のゲート電極上に第2のゲート電極上の第1の側部をドレイン領域側に突出させることによって、ゲート電圧Vssをオフ側にしたときにオフリータ電流を判断できると共に、オフェットゲート構造を採ったことによって生じるオン電流の減少を抑制することができる構造の薄膜半導体装置を、ドレイン領域とソース領域とを作成するためのイオン注入を1回行えば製造することができる

【0063】また、本券明によれば、絶縁基板上に半導 体強膜を形成する工程と、前記半導体強障上にゲート絶 緑膜を形成する工程と、前記ゲート絶縁膜上に第1のゲ ート電極および前記第1のゲート電極の両側の第1およ び第2の絶縁膜をそれぞれ形成し、前記第1のゲート電 極よりも幅が広く前記幅の方向において中央部と前記中 央部の両側の第1および第2の側部とを備える第2のゲ ート電極を前記第1のゲート電極上に形成して、前記第 2のゲート電極の前記中央部であって前記第1のゲート 電極と同じ幅である前記中央部を前記第1のゲート電極 の直上に設け、前記第2のゲート電極の前記幅の方向の 前記第1の側部および前記第2の側部を前記第1のゲー ト電極の前記幅の方向における第1の端部の位置および 第2の端部の位置から前記幅の方向においてそれぞれ突 出させて前記第1の絶縁膜および前記第2の絶縁膜上に 前記第1の側部の外側の端部が前記第1の絶縁膜の外側 の端部よりも内側となり前記第2の側部の外側の端部が

前記第2の絶縁膜の外側の端部よりも内側となるように それぞれ設ける工程と、前記第2のゲート電極、前記第 1および第2の絶縁膜ならびに前記第1のゲート電極を マスクとして前記半導体薄膜にイオン注入法により不練 物を導入して、前記第1の絶縁膜の外側の前記ゲート絶 緑膜の下の前記半導体薄膜に高濃度ドレイン領域用不練 物領域を、前記第2のゲート電極の外側の前記第1の絶 縁膜の下の前記半導体薄膜に前記高濃度ドレイン領域よ りも低不純物濃度の低濃度ドレイン領域用不純物領域 を、前記第2の絶縁膜の外側の前記ゲート絶縁膜の下の 前記半導体薄膜に高濃度ソース領域用不純物領域を、前 記第2のゲート電極の外側の前記第2の絶縁膜の下の前 記半導体薄膜に前記高濃度ソース領域よりも低不純物濃 度の低濃度ソース領域用不純物領域をそれぞれ形成する 工程と、を有することを特徴とする薄膜半導体装置の製 造方法が提供される。

【0064】本製造方法においては、ゲート絶縁膜上に 第1のゲート電極および第1のゲート電極の両側の第1 および第2の絶縁膜をそれぞれ形成し、この第1のゲー ト電極よりも幅が広い第2のゲート電極を第1のゲート 電極上に形成し、第2のゲート電極の第1の側部を第1 のゲート電極から突出させて第1の絶縁膜上に第1の側 部の外側の端部が第1の絶縁膜の外側の端部よりも内側 となるように設け、そして、この第2のゲート電極、第 1の絶縁膜および第1のゲート電極をマスクとして半導 体薄膜にイオンドーピング法により不純物を導入して、 第1の絶縁膜の外側のゲート絶縁膜の下の半導体薄膜に 高濃度ドレイン領域用不純物領域を、第2のゲート電極 の外側の第1の絶縁膜の下の半導体薄膜に高濃度ドレイ ン領域よりも低不純物濃度の低濃度ドレイン領域用不純 物領域をそれぞれ形成している。また、これら、高濃度 ドレイン領域用不純物領域および低濃度ドレイン領域用 不純物領域は、その後、熱処理等により活性化されて、 それぞれ、高濃度ドレイン領域および低濃度ドレイン領 域となる。

【0065】続って、このようにして製造される薄膜半導体装置においては、高速度ドレイン預扱が第1のゲート電極と範囲したオフセットゲート構造となっているから、ゲート電圧Vェをオフ側にしたときにオフリーク電流を抑制できる。また、ソース・ドレイン間間圧も高くなり、その結果、チャネルの微調化が可能となり、オン抵抗を小さくできて、オン電流を上げることができる。【0066】また、第1のゲート電極と高濃度ドレイン領域との間の半導体薄膜には低濃度ドレイン領域との間の半導体薄膜には低濃度ドレイン領域との間の半導体薄膜には低濃度ドレインのが表が形成がある。オン電流の減少を抑制でき、さらに、ソース・ドレイン間耐圧を高くすることができ、その結果、チャネルの微調化が可能となり、オン抵抗をさらに小さくできて、オン電流をさらに上げることができる。【0067】また、第1のゲート電極上と第2のゲート

電極を形成し、この第2のゲート電極の第1の側部を第

1のゲート電極から突出させて第1の治縁膜上に形成しているから、オン時には、この第2のゲート電極の第1の側部によって、第2のゲート電極の第1の側部の下の半導体情限に弱い電界がかかり、その結果、第2のゲート電極の第1の側部の下の半導体情限の表面には反転層(チャンネル)ができる。後って、オン時には、第1のゲート電極と高濃度ドレイン領域との間の取扱を小さとできて、オフェットゲート指定を持ったよって生とるオン電流の減少を抑制することができる。一方、オフ時においては、ドレイン第の電界を弱めオフ電流を低く出来る。

【0068】また、本製造方法においては、ゲート絶縁 限上に第1のゲート電極および第1のゲート電極の両側 の第1および第2の絶縁機をそれぞれ形成し、第1のゲート電極に入り 一ト電極よりも幅が広い第2のゲート電極を第1のゲート電極に上形成し、第2のゲート電極の第1の側部およ び第2の側部を、第1の総縁脱わよび第2の総縁脱り 第1の側部の外側の端部が第1の総縁脱りが側の端部よりも内側となり第2の側縁の外側の端部があり の外側の端部よりも内側となるようにそれぞれ設けているから、開発状となり、これらの上に形成するデータ線 等の簡単が生じたくなる。

【0069】本製造方法においては、上記のような優れ た特性の薄膜半導体装置を1回のイオン注入により製造 することができる。

【0070】本発明によれば、絶縁基板上に半導体薄膜 を形成する工程と、前記半導体薄膜上にゲート絶縁膜を 形成する工程と、前記ゲート絶縁膜上に、陽極酸化可能 な第1の金属からなる第1の金属膜と、陽極酸化可能で あり前記第1の金属よりも陽極酸化速度が小さい第2の 金属からなる第2の金属膜であって前記第1の金属膜と 実質的に同じ幅で前記第1の金属膜上に積層された第2 の金属膜とからなる金属膜積層体を形成する工程と、前 記金属膜積層体を隔極酸化して、前記第1の金属からな る第1のゲート電極と前記第1のゲート電極の両側の第 1および第2の陽極酸化膜とを前記ゲート絶縁膜上に形 成し、前記第2の金属からなり前記第1のゲート電極よ りも幅が広く前記幅の方向において中央部と前記中央部 の両側の第1および第2の側部とを備える第2のゲート 電極を、前記第2のゲート電極の前記中央部であって前 記第1のゲート電極と同じ幅である前記中央部を前記第 1のゲート電極の直上とし、前記第2のゲート電極の前 記幅の方向の前記第1の側部および前記第2の側部を前 記第1のゲート電極の前記幅の方向における第1の端部 の位置および第2の端部の位置から前記幅の方向におい てそれぞれ突出させて前記第1の陽極酸化膜および前記 第2の陽極酸化膜上にそれぞれ位置するようにして、前 記第1のゲート電極上に形成し、前記第2のゲート電極 の前記第1の側部上、前記中央部上および前記第2の側 部上に第3の陽極酸化膜を形成し、前記第2のゲート電

前記第4の陽極酸化膜の外側の端部が前記第1の陽極酸 化膜の外側の端部よりも内側となるように形成し、前記 第2のゲート電極の前記第2の側部の外側の側面に第5 の陽極酸化膜を前記第5の陽極酸化膜の外側の端部が前 記第2の陽極酸化膜の外側の端部よりも内側となるよう に形成する工程と、前記第2のゲート電板、前記第3円 至第5の陽極酸化膜、前記第1および第2の陽極酸化 膜、ならびに前記第1のゲート電極をマスクとして前記 半導体薄膜にイオン注入法により不純物を導入して、前 記第1の陽極酸化膜の外側の前記ゲート絶縁膜の下の前 記半導体薄膜に高濃度ドレイン領域用不純物領域を、前 記第4の陽極酸化膜の外側の前記第1の陽極酸化膜の下 の前記半導体薄膜に前記高濃度ドレイン領域用不純物領 域よりも低不純物濃度の低濃度ドレイン領域用不純物領 城を、前記第2の陽極酸化膜の外側の前記ゲート絶縁膜 の下の前記半導体薄膜に高濃度ソース領域用不練物領域 を、前記第5の陽極酸化膜の外側の前記第2の陽極酸化 膜の下の前記半導体薄膜に前記高濃度ソース領域用不純 物領域よりも低不純物濃度の低濃度ソース領域用不純物 領域をそれぞれ形成する工程と、を有することを特徴と

する薄膜半導体装置の製造方法が提供される。

極の前記第1の側部の外側の側面に第4の陽極酸化膜を

【0071】本製造方法においては、ゲート絶縁隙上に 第1の金属からなる第1のゲート電極と第1のゲート電 極の両側の第1および第2の陽極酸化膜とを形成し、第 2の金属からなり第1のゲート電極よりも幅が広い第2 のゲート電極を第1のゲート電極上に形成し、第2のゲ ート雷極の第1の側部を第1のゲート雷極から突出させ て第1の陽極酸化膜上に形成し、第2のゲート電極の第 1の側部上、中央部上および第2の側部上に第3の陽極 酸化膜を形成し、第1の側部の外側の側面に第4の陽極 酸化膜をこの第4の陽極酸化膜の外側の端部が第1の陽 極酸化膜の外側の端部よりも内側となるように形成し、 そして、これら第2のゲート電極、第3、第4の陽極酸 化膜。第1の陽極酸化膜、および第1のゲート電極をマ スクとして半導体薄膜にイオンドーピング法により不純 物を導入して、第1の陽極酸化膜の外側のゲート絶縁膜 の下の半導体薄膜に高濃度ドレイン領域用不純物領域 を、第4の陽極酸化膜の外側の第1の陽極酸化膜の下の 半導体薄膜に高濃度ドレイン領域用不純物領域よりも低 不純物濃度の低濃度ドレイン領域用不純物領域をそれぞ れ形成している。また、これら、高濃度ドレイン領域用 不純物領域および低濃度ドレイン領域用不純物領域は、 その後、熱処理等により活性化されて、それぞれ、高濃 度ドレイン領域および低濃度ドレイン領域となる。

【0072】従って、このようにして製造される薄膜半 導体装置においては、高速度ドレイン領域が第1のゲー ト電極と離間したオフセットゲート構造となっているか ら、ゲート電圧V<sub>ss</sub>をオフ側にしたときにオフリーク電 流を抑制できる。また、ソース・ドレイン間硝圧も高く なり、その結果、チャネルの微細化が可能となり、オン 抵抗を小さくできて、オン電流を上げることができる。 【0073】また、第1のゲート電極と高濃度ドレイン 領域との間の半導体薄膜には低濃度ドレイン領域が形成 されるから、オン電流の減少を抑制でき、さらに、ソー ス・ドレイン間耐圧を高くすることができ、その結果、 チャネルの微細化が可能となり、オン抵抗をさらに小さ くできて、オン電流をさらに上げることができる。 【0074】また、第1のゲート電極上に第2のゲート 電極を形成し、この第2のゲート電極の第1の側部を第 1のゲート電極から突出させて第1の陽極酸化膜上に形 成しているから、オン時には、この第2のゲート電極の 第1の側部によって、第2のゲート電極の第1の側部の 下の半導体薄膜に弱い電界がかかり、その結果、第2の ゲート電極の第1の側部の下の半導体薄膜の表面には反 転層 (チャンネル) ができる。従って、オン時には、第 1のゲート電極とドレイン領域との間の抵抗を小さくで きて、オフセットゲート構造を採ったことによって生じ るオン電流の減少を抑制することができる。一方、オフ 時においては、ドレイン端に於ける電界を小さくする事 になり、それ故オフ電流は小さくなる。

【0075】本製造方法においては、ゲート絶縁膜上 に、陽極酸化可能な第1の金属からなる第1の金属膜 と、陽極酸化可能であり第1の金属よりも陽極酸化速度 が小さい第2の金属からなる第2の金属膜とを使用し、 この第1の金属膜と、第1の金属膜と実質的に同じ幅の 第2の金属膜とからなる金属膜積層体を陽極酸化してい るから、ゲート絶縁膜 上に第1の金属からなる第1のゲ ート電極と第1のゲート電極の両側の第1および第2の 陽極酸化膜とが形成され、第2の金属からなり第1のゲ ート電極よりも幅が広い第2のゲート電極が第1のゲー ト電極上に形成され、第2のゲート電極の第1の側部が 第1のゲート電極から突出されて第1の陽極酸化膜上に 形成され、第2のゲート雷極の第1の側部の外側の側面 に第4の陽極酸化膜がこの第4の陽極酸化膜の外側の端 部が第1の陽極酸化膜の外側の端部よりも内側となるよ うに形成された構造を容易に製造できる。また、第2の ゲート電極の第1の側部が第1のゲート電極から突出し ている量、第1の陽極酸化膜の幅、第4の陽極酸化膜の 幅等は陽極酸化条件により制御されるので、精度よく制 御可能である。また、これら第2のゲート電極、第3、 第4の陽極酸化膜、第1の陽極酸化膜、第1のゲート電 極をマスクとして半導体薄膜にイオン注入法により不純 物を導入して、第1の陽極酸化膜の外側のゲート絶縁膜 の下の半導体薄膜に高濃度ドレイン領域用不練物領域 を、第4の陽極酸化膜の外側の第1の陽極酸化膜の下の 半導体薄膜に高濃度ドレイン領域用不純物領域よりも低 不純物濃度の低濃度ドレイン領域用不純物領域をそれぞ れ形成しているから、これら不純物領域の位置も、陽極 酸化条件を制御することにより、精度よく制御可能であ 8.

【〇〇76】また、本製造方法においては、第1の金属からなる第1のゲート電能と第1のゲート電配の両側の13まとで第2の陽極能化度をゲート急能験した形成し、第2の金属からなり第1のゲート電極上形成し、第2のゲート電極の第1の所に第2のゲート電板の第1の開起に第4の陽極度化度を第4の開始に開発が側の増加に第4の陽極度化度を第4の階を値化度が側の増加に第3の陽極度化度を第4の第1の問題が外側の増加に第3の陽極度化度を第4の第2の時間が例の場の第3の陽極能化度が外側の増加に第3の陽極度化度を第5の陽海を化度が第3の間を後を第5の陽極を収めが側の増加があいまった。第2のゲート電極の第2の間部が外側の増加が第3の関極能化度が伸回の端が第2の円極能化度が伸回の端が第2方に形成しているから、階段状となり、これもの上に形成するデータ線等の間線が生じにくくなる。

【0077】本製造方法においては、上記のような優れ た特性の薄膜半導体装置を1回のイオン注入により製造 することができる。

【〇〇79】好ましくは、第1の金属がタンタルであ り、第2の金属がアルミニウムであり、第1および第2 の陽極酸化腺が酸化タンタル膜であり、第3乃至第5の 陽極酸化腺が酸化プルミニウム膜である。

【0080】にのようにすれば、タンタルとアルミニか ムの格子定数や結晶構造が互いに異なっているので、こ れら2つの金属を上下に機関したゲート電極はイオンド ービングのマスク性に優れるようになる。その結果、ゲート電極を体の関厚を得くてきて、その上に形成するデータ経等の断能が生じにくくなる。

【0081】また、タンタルのエッチング特性とアルミ ニウムのエッチング特性とが異なるから、エッチング特 性の異なる2種の金属の2層構造となるゲート電極は、 製造時に断線しづらくなる。

【0082】さらに、タンタルの上に電気抵抗の低いアルミニウムを使用しているから、ゲート電極 (ゲート線) 全体の抵抗が低くなる。

【0083】また、アルミニウムを陽極酸化した酸化ア ルミニウムによってアルミニウムの表面が覆われている から、その後イオンドービングする際にもイオンドービ ングのマスクとしてアルミニウムを使用できるようにな る。また、酸化アルミニウムによってゲート・電極のアル ミニウムの表価が覆われていると、その上に形成される データ線等にもアルミニウムが使用できるようになか、 素子全体の配線既成を小さくすることができる。さら に、酸化アルミニウムによってアルミニウムの表面が覆 われていると、その後の加熱工程を経てもアルミニウム のヒロックが生じにくくなる。

【0084】また、第1の金属がタンタルであるので、 ゲート絶縁限が化学気相成長法で作成された絶縁限であ る場合にも、その上にゲート電帳を形成しても関値(V th)等のトランジスタ特性内まとんど変動することはな く、変定して優れた特性の薄膜トランジスタが製造でき る。

【0085】さらに好ましくは、絶縁基板上に半等体に 腹を形成する工程が、絶様基板上に多結局シリコン湾膜 を形成する工程が、多結晶シリコン湾膜上に化学気相成長 形成する工程が、多結晶シリコン湾膜上に化学気相成長 法により酸化ケイ素膜を形成する工程であり、酸化ケイ 素膜の順厚をもっ。(人)とし、第1の陽極酸化膜の膜厚 をもて。。(人)とした場合に、

 $(\mathbf{a} \cdot \mathbf{t}_{\text{or}}) \times 1.28 < \mathbf{t}_{\text{Iaor}}$ 、  $\mathbf{t}_{\text{Iaor}} < (\mathbf{a} \cdot \mathbf{t}_{\text{or}}) \times 1.28 < \mathbf{t}_{\text{Iaor}}$ 、  $\mathbf{t}_{\text{Iaor}} < (\mathbf{a} \cdot \mathbf{t}_{\text{or}}) \times 3.09$  (ここで、 $\mathbf{a} = -8.8889 \times 10^{-6} \, (\text{Å}^{-1})$  、 $\mathbf{b} = 0.44$ である。) の関係を消たしている。

【0087】また、本等明によれば、危険基度上に半導 体等膜を形成する工程と、前記半準体等膜上にゲート絶 熱限を形成する工程と、前記が一ト絶縁限止に、陽極酸 化可能な第1の全属からなら前1の金属限と、陽極酸 化可能な第1の金属の上に積層された第2の金属限 とからなる金属限積層体を形成する工程と、前記金属限 循層体を発酸化して前記第2の金属限の上面および高 循層体を発酸化して前記第2の金属限の上面および高 をそれぞれ形成し、前記第10金属限の両側面に前記第 の金属の発化、数をは、数をは、数を である。 である。 の金属の発化、第20金属の面側面に前記第 の金属の発化、数を である。 の金属の発化、第20金属の面側面に前記第 の金属の発能化度を形成し、その後、前記第1の金属 の発感をなる。 別の金属の発能化度を形成し、その後、前記第1の金属 限を降極軟化することにより、表を 第1のゲート電極と前記第1のゲート電極の画側の第1 および第2の陽極酸化膜とを前記ゲート酸化膜上に形成 1. 前記第2の金属からなり前記第1のゲート電極より も幅が広く前記幅の方向において中央部と前記中央部の 両側の第1および第2の側部とを備える第2のゲート電 極を、前記第2のゲート電極の前記中央部であって前記 第1のゲート電極と同じ幅である前記中央部を前記第1 のゲート電極の直上とし、前記第2のゲート電極の前記 幅の方向の前記第1の側部および前記第2の側部を前記 第1のゲート電極の前記幅の方向における第1の端部の 位置および第2の端部の位置から前記幅の方向において それぞれ突出させて前記第1の陽極酸化膜および前記第 2の陽極酸化膜上にそれぞれ位置するようにして、前記 第1のゲート電極上に形成し、前記第2のゲート電極の 両側の前記第2および第3の熱酸化膜を前記第2の熱酸 化膜の外側の端部が前記第1の陽極酸化膜の外側の端部 よりも内側となり前記第3の執酵化膜の外側の端部が前 記第2の陽極酸化膜の外側の端部よりも内側となるよう に形成する工程と、前記第2のゲート電極、前記第1乃 至第3の熱酸化膜、前記第1および第2の陽極酸化膜、 ならびに前記第1のゲート電極をマスクとして前記半導 体薄膜にイオンドーピング法により不純物を導入して、 前記第1の陽極酸化膜の外側の前記ゲート絶縁膜の下の 前記半導体薄膜に高濃度ドレイン領域用不純物領域を、 前記第2の熱酸化膜の外側の前記第1の陽極酸化膜の下 の前記半導体薄膜に前記高濃度ドレイン領域用不純物領 域よりも低不純物濃度の低濃度ドレイン領域用不純物領 域を、前記第2の陽極酸化膜の外側の前記ゲート絶縁膜 の下の前記半導体薄膜に高濃度ソース領域用不練物領域 を、前記第3の熱酸化膜の外側の前記第2の陽極酸化膜 の下の前記半導体薄膜に前記高濃度ソース領域用不純物 領域よりも低不純物濃度の低濃度ソース領域用不純物領 城をそれぞれ形成する工程と、を有することを特徴とす る薄膜半導体装置の製造方法が提供される。

【0088】ゲート電振が、階極能化可能な第1の金属と と陽極酸化阻策な第2の金属とからなる場合には、まず、熟酸化により第2の金属からなる第2の金属側の上 面および帰間面に第2の金属の熱酸化膜をそれぞれ形成 し、第1の金属からなる第1の金属の画画面に第1の 金属の熟酸化膿を形成し、その後、第1の金属機を隔極 酸化することにより、陽極酸化時に陽極酸化阻策な金属 の溶解を避けることができ、陽極酸化時に解析で第1の金属 の関面に第13まだ第2の臀極酸化膜を形数できる。

【0089】なお、ゲート総縁限上に、陽極能化可能な 第10金属からなる第10金展限と、陽極能化財産な第 20金属からなり第10金属限と実質的に削し端で第1 の金属限上に積層された第20金属限とからなる金属限 積層体は、ゲート絶縁限上に、第10金属からなる第3 の金属限を形成し、その後、連続して第30金属敗上に 第20金属からなる第40金属限を形成し、その後、第 4の金属膜上にレジストを選択的に形成し、その後レジ ストをマスクにして、第4の金属膜および第3の金属膜 を選択的にエッチング除去することにより容易に形成で きる。

【0090】本製造方法によって製造される薄膜半導体 装置においても、高濃度ドレイン領域が第1のゲート電 を全解間になオフセットゲート構造となるから、ゲート 電圧V<sub>ss</sub>をオフ側にしたときにオフリーク電流を抑制で きる。また、ソース・ドレイン間耐圧も高くなり、その 結果、チャネルの微細化が可能となり、オン抵抗を小さ くできて、オン電流を上げることができる。

【0091】また、第10が一ト電極と高減度ドレイン 刺域との間の半導体障骸には底満度ドレイン削減が形成 されるから、オン電流の減少を抑制でき、さらに、ソー ス・ドレイン間離圧を高くすることができ、その結果、 キャネルの齢細化が可能となり、オン抵抗をさらに小さ くできて、オン電流をさらに上げることができる。

【0092】また、第10が一ト電極上に第2のゲート 電極を形成し、この第2のゲート電極の第1の関節を第 1のゲート電極が5突出させて第1の陽極酸化限上に形 成しているから、オン時には、この第2のゲート電極の 第1の開離によって、第2のゲート電極の第1の関節の 下の半導体薄限に弱い電界がかかり、その結果、第2の ゲート電極の第1の関節の下の半導体薄膜の表面には反 転帽(チャンネル)ができる。従って、オン時には、第 1のゲート電極とドレイン領域との間の抵抗を小さくで きて、オフセットゲート構造を提ったことによって生じ るオン電流の減少を抑制することができる。一方、オフ 時小といては、ドレイン領に掛かるゲートからの電界を いさくする事になり、それ数オフ電流がかるぐなる。

【0093】また、本製造方法により階段状に製造されるから、その上に形成するデータ線等の断線が生じにくくなる。

【0094】本製造方法においても、上記のような優れた特性の薄膜半導体装置を1回のイオン注入により製造することができる。

することかできる。 【 00951 また、本発明によれば、絶縁基板上に半導体等膜を形成する工程と、前記学準体等膜上にゲート絶縁限とが成する工程と、前記学本体等膜と形成する工程と、前記シート絶縁限上に、陽極酸度を選択的に平成する工程と、前記シジストを不入りとして前記第1の金属度を選択的に正。オナンで除去して前記第1の金属のからなる第2の金属膜を選択的に前記ゲート絶縁膜上に形成する工程と、その後、前記レジストを残したまま、前記第2の金属膜を隔離酸化して、前記第1の金属からなる第2の金属機を隔離化して、前記第1の金属からなる第1のゲート電極と前記第1のゲート電極の側側の第1および第2の陽極酸化限とを前記ゲート酸化限上に形成する工程と、その後、前記レジストを除去する工程と、その後、前記レジストを除去する工程と、その後、前記レジストを除去する工程と、その後、前記した。

幅が広く前記幅の方向において中央部と前記中央部の両 側の第1および第2の側部とを備える第2のゲート電極 を前記第1のゲート電極上に形成し、前記第2のゲート 電極の前記中央部であって前記第1のゲート電極と同じ 幅である前記中央部を前記第1のゲート電極の直上に設 け、前記第2のゲート電極の前記幅の方向の前記第1の 側部および前記第2の側部を前記第1のゲート電極の前 記幅の方向における第1の端部の位置および第2の端部 の位置から前記幅の方向においてそれぞれ突出させて前 記第1の陽極酸化膜および前記第2の陽極酸化膜上に前 記第1の側部の外側の端部が前記第1の陽極酸化膜の外 側の端部よりも内側となり前記第2の側部の外側の端部 が前記第2の陽極酸化膜の外側の端部よりも内側となる ようにそれぞれ設ける工程と、前記第2のゲート電極、 前記第1および第2の陽極酸化膜、ならびに前記第1の ゲート電極をマスクとして前記半導体薄膜にイオン注入 法により不純物を導入して、前記第1の陽極酸化膜の外 側の前記ゲート絶縁膜の下の前記半導体薄膜に高濃度ド レイン領域用不純物領域を、前記第2のゲート電極の前 記第1の側部の外側の前記第1の陽極酸化膜の下の前記 半導体薄膜に前記高濃度ドレイン領域用不純物領域より も低不純物濃度の低濃度ドレイン領域用不純物領域を、 前記第2の陽極酸化膜の外側の前記ゲート絶縁膜の下の 前記半導体薄膜に高濃度ソース領域用不純物領域を、前 記第2のゲート電極の前記第2の側部の外側の前記第2 の陽極酸化膜の下の前記半導体薄膜に前記高濃度ソース 領域用不純物領域よりも低不純物濃度の低濃度ソース領 域用不純物領域をそれぞれ形成する工程と、を有するこ とを特徴とする薄膜半導体装置の製造方法が提供され、 3.

【0096】ゲート絶縁膜上に、陽極酸化可能な第1の 金属からなる第1の金属膜を形成し、この第1の金属膜 上にレジストを選択的に形成し、レジストをマスクとし て第1の金属膜を選択的にエッチング除去して第1の金 ■からなる第2の金属膜を選択的にゲート絶縁膜上に形 成し、その後、レジストを残したまま、第2の金属膜を 陽極酸化することにより、第1の金属からなる第1のゲ ート電極の両側に第1および第2の陽極酸化膜を、これ ら第1および第2の陽極酸化膜の上面と第1のゲート電 極の上面とをほぼ同じ高さになるようにして、容易に形 成できる。そして、第1のゲート電極上および第1およ び第2の陽極酸化膜上に第2の金属からなり第1のゲー ト電極よりも幅が広い第2のゲート電極を形成すれば、 第2のゲート電極を第1のゲート電極から突出させた状 態に容易に形成できるようになる。本製造方法によれ ば、第2のゲート電極を構成する第2の金属は陽極酸化 可能である必要はなく、また、第1の金属とは無関係に 選択できるから、第2の金属の選択の幅が広くなる。

【0097】また、第1の金属からなる第1のゲート電 極の両側に形成される第1および第2の陽極酸化膜の 福、すなわち、第1のゲート電極の端部から第1 記まび 第2の陽極酸化膜の外側の増設までのそれぞれの距離の 制御も容易となり、その結果、この第1の階値化膜を マスクとして半導体等膜中にイオン打ち込みやイオンド ーピングをしてドレイン領域を形成した場合に、第1の 金属からなる第1のゲート電極とドレイン領域との間の 距離の削削が容易となる。

【0098】本製造方法によって製造される環膜半導体 装置においても、高濃度ドレイン領域が第1のゲート電 低を解開したオフセットゲート構造となるか、ゲート 電圧V<sub>s</sub>をオフ側にしたときにオフリーク電流を抑制で きる。また、ソース・ドレイン間が圧も高くなり、その 結果、チャネルの微細化が可能となり、オン抵抗を小さ くできて、オン電流を上げることができる。

【0099】また、第10分一ト電極と高濃度ドレイン 頼威との間の半導体障膜には底濃度ドレイン領域が形成 されるから、オン電流の減少を抑制でき、さらに、ソー ス・ドレイン間順圧を高くすることができ、その結果、 チャネルの微網化が可能となり、オン抵抗をさらに小さ ぐできて、オン電流をさらに比げることができる。

【0100】また、第10が一ト電極上に第20が一ト 電極を形成し、この第20ゲート電極の第1の関係を第 1のゲート電極から突出させて第1の陽極酸を限上に形 成しているから、オン時には、この第2のゲート電極の 第1の関部によって、第2のゲート電極の第1の関部の の半導体再開係別・電界がかかり、その結果、第2の ゲート電極の第1の関部の下の半導体情態の表面には反 転層(チャンネル)ができる。従って、オン時には、第 1のゲート電極とドレイン領域との間の抵抗を小さくで きて、オフセットゲート構造を摂ったことによって生じ るオン電流の減少を抑制することができる。一方、オフ 時においては、ドレイン端の電界強度が弱くなり、オフ 電流が小さくなる。

【0101】また、本製造方法により階段状に製造されるから、その上に形成するデータ線等の断線が生じにくくなる。

【0102】本製造方法においても、上記のような優れ た特性の薄膜半導体装置を1回のイオン注入により製造 することができる。

[0103]

【発明の実施の形態】次に、図面を参照して本発明の実 施の形態を説明する。

【0104】(第1の実施の形態)図1は、本発明の第 1の実施の形態の薄膜トランジスタ100を説明するための断面図である。

【0105】ガラス基板10上にポリシリコン等の半導 体帯膜20が選択的に形成されている。ポリシリコン浮 股20は化学気相成長法により形成された二酸化シリコ ンからなるゲート絶縁膜40によって置かれている。ポ リシリコン澤膜20の上面上にはゲート絶縁膜40を間 に挟んでタンタルゲート電極51が形成されている。タ ンタルゲート51の両側のゲート絶縁膜40上にはタン タルを陽極酸化して形成された酸化タンタル膜52、5 3がそれぞれ形成されている。タンタルゲート電極51 上にはアルミニウムゲート電極72が形成され、アルミ ニウムゲート電極72の上面、両側面はアルミニウムを 陽極酸化して形成された酸化アルミニウム機81、8 2、83によってそれぞれ変われている。

【0106】アルミニウムゲート電極ア 2は中央部75 と中央部75の両側の関部73、74とから構成されて いる。アルミニウムゲート電像中央部75はタンタルゲ ート電優51と同じ幅でありタンタルゲート電極51の 直上にタンタルゲート電極51と接して設けられてい る。アルミニウムゲート電極側部73は、タンタルゲート を極51の端部から突出して酸化タンタル彫52上に 形成されている。アルミニウムゲート電極側部74は、 タンタルゲート電極51の端部から突出して酸化タンタル ル彫53上に形成されている。

【0107】ポリシリコン智膜20は、n°ドレイン領域23、n°ドレイン領域23、n°ドレイン領域22、n°ソース領域24、n°リース領域24、n°ドレイン領域24、n°ドレイン領域23は酸化タンタル膜52より外側のゲート絶縁膜40の下のボリシリコン薄膜20に形成されている。n°ドレイン領域22は、酸化アルミニウム膜52の下のボリシリコン薄膜20に形成されている。n°ソース領域25は酸化タンタル膜53より外側のが1ソース領域25は酸化タンタル膜53より外側のが1ソース領域25は酸化アンシール膜52の下のボリシリコン薄膜20に形成されている。n°ソース領域22は、酸化アルミニウム膜83より外側の膨化タンタル機53の下のボリシリコン薄膜20に形成されている。n°ソース領域22は、酸化アルミニウム膜83より外側の酸化タンタル機53の下のボリシリコン薄膜20に形成されている。n°ソース領域21度20に形成されている。n°ソース領域21度20に形成されている。n°ソース領域21度20に対域25度20に対

【0108】本実総の形態においては、ポリシリコン落 限20上に作学気相成長法で形成された二酸化シリコン よりなるゲート絶縁膜402億人、このゲート絶縁膜4 の上にタンタルゲート電極51を形成している。従っ て、化学気相成長法で形成した二酸化シリコンよりなる ゲート絶縁弾40上にゲート電極を形成しても関値(V th)等のトランジスタ特性が引とんど変動することはな く、優れた特性の溶膜トランジスタ100が安定して製 造できる。

【0109】また、このタンタルゲート電転51上にア
ルミニウムゲート電板72を備えている。従って、タン
タルとアルミニウムとの間の格子定数や結晶構造の違い により、これら2つの全属を上下に積層したゲート電板 はイオン注入のマスク性に設む、その結果、ゲート電板 はイオン注入のマスク性に設む、その結果、ゲート電極 な体の側板を得くできて、その上に形成するデータ線等 の断線が生じにくくなる。また、タンタルのエッチング 特性とアルミニウムのエッチング特性とが繋なるから、 エッチング特性の異なると配の金属の2個構造となるゲ ート電極は、製造時に断線しづらくなる。さらに、タン タルの上に電気抵抗の低いアルミニウムを使用している から、ゲート電極 (ゲート線) 全体の抵抗が低くなる。 【0110】また。アルミニウムが陽極酸化されて、ア ルミニウムゲート電極72の上面および両側面にアルミ ニウムゲート電極72を覆って形成された酸化アルミニ ウム膵81、82、83をそれぞれ備えているから、高 温でイオン注入する際にもイオン注入のマスクとしてア ルミニウムを使用できるようになる。また、酸化アルミ ニウム膜81、82、83によってアルミニウムゲート 事極72の表面が覆われていると、その上に形成される データ線等にもアルミニウムが使用できるようになり、 素子全体の配線抵抗を小さくすることができる。さら に、酸化アルミニウム81、82、83によってアルミ ニウムゲート電極72の表面が覆われていると、その後 の加熱工程を経てもアルミニウムのヒロックが生じにく くなる。

【0111】また。n\* ドレイン領域23はタンタルゲ ート電極51から離間してポリシリコン薄膜20に形成 されており、オフセットゲート構造となっている。従っ て、ゲート電圧V。。をオフ側にしたときにオフリーク電 流を抑制でき、また、ソース・ドレイン間耐圧も高くな り、その結果、チャネルの微細化が可能となり、オン抵 抗を小さくできて、オン雷流を上げることができる。 【0112】また、n-ドレイン領域22が、タンタル ゲート51と離間しn\*ドレイン領域23と接して、タ ンタルゲート51と n\* ドレイン領域23との間に形成 されている。このn- ドレイン領域22を設けると、n ドレイン領域23をタンタルゲート電極51から離間 させて形成しても、タンタルゲート電極51と n\* ドレ イン領域23との間の抵抗をこのn-ドレイン領域22 により小さくできる。従って、オン電流の減少を抑制し つつ、ゲート電圧V...をオフ側にしたときのオフリーク 電流を抑制できる。また、このような n ドレイン領域 22を設けると、ソース・ドレイン間耐圧を高くするこ とができ、その結果、チャネルの微細化が可能となり、 オン抵抗をさらに小さくできて、オン電流をさらに上げ ることができる。

【0113】本実施の形態においては、さらに、タンタルゲート電極51上に形成されたアルミニウムゲート電 仮て2の開都73が、タンタルゲート電像10端部から突出して酸化タンタル膜52上に形成されているから、オン時には、この突出したアルミニウムゲート電像網系3によって、アルミニウムゲート電像回答の3によった。電気的一環、このボリシリコン海膜21に弱い電界がかかり、その結果、このボリシリコン海膜21の表面には汞酸度(チャンネル)がで、電気的一環26が形成される。同様に、タンタルゲート電極72の側部74が、タンタルゲート電板72の機部74が、タンタルゲート電板72の側部74が、タンタルゲート電板72の側部74が、タンタルゲート電板72の機部74が、タンタルゲート電板72の側部74が、タンタルゲート電板72の側部74が、タンタルゲート電板72の側部74が、タンタル形53上に形成されているから、オン時には、この突出したアルミニウムゲートであら、オン時には、この突出してアルミニウム

ゲート電極側部74によって、アルミニウムゲート電極側部74の下のボリシリコン薄膜21に頻率電野が向り、その結果、このボリシリコン薄膜21の表面には反転層ができ、電気的 n 領域27が形成される。このように、オン時には、この党出したアルミニウムゲート電機関部73によって、ボリシリコン青膜21の表面に電気的 n 領域26が形成されるから、タンタルゲート電物151とn ドレイン領域22、n ドレイン領域23と同の抵抗さかさくできて、オフセットゲー構造を採ったことによって生じるオン電流の減少を抑制することができる。一方、オフ時においては、ドレイン端の電界等時が弱きカオフ雷波があるくなる。

【0114】また、このように、タンタルゲート電優5 1と、このタンタルゲート電極51の両側の酸化タンタ ル股52、53と、タンタルゲート電極51の両側の酸化タンタ ・ル限52、53と、タンタルゲート電極72の大小電極72の上面および両側面の酸化アルミニウムゲート電極73は、アルミニウムゲート電位72はタンタルゲート電極51よりも幅が広くてタンタルゲート電極51よりも幅が広くてタンタルゲート電極51よの場所を発生が、変化タンタルゲート電極51なの場所を発生が、変化タンタルゲート電極73の場所を介が、アルミニウムゲート電極72の両側面の酸化アルミニウム版82、83の増離よりもそれぞれ外側となっており、階段状となるので、これらの上に形成するデータ線等の階級が生じにくくなる。

【0115】この薄膜トランジスタ100は次のようにして製造される。

【0116】図2は、本発明の第1の実施の形態の薄膜トランジスタの製造方法を説明するための断面図である。

【0117】まず、図2Aに示すように、ガラス基板1 〇上にポリシリコン薄膜20を選択的に形成し、ポリシ リコン薄膜20上に化学気相成長法により二酸化シリコンからなるゲート絶縁膜40を形成し、ゲート絶縁膜4 〇上にタンタル膜60をスパッタ法により形成し、タンタル膜60上にアルミニウム膜70をスパッタ法により形成し、アルミニウム膜70上にレジスト15を選択的に形成する。

【0118】次に、図2Bに示すように、レジスト15 をマスクにしてアルミニウム膜70およびタンタル膜6 0を選択的にエッチング除去して、同じ幅のタンタル膜 61とアルミニウム膜71とからなる金属膜積層体67 を形成する。その後、レジスト15を除去する。

【0119】次に、図20に示すように、金属膜積層体 67を陽極酸化して、ゲート絶縁膜40上にタンタルゲート電極51と、タンタルゲート51の両側の酸化タン タル膜52、53をそれぞれ形成し、タンタルゲート電 極51上にはアルミニウムゲート電極72を形成し、アルミニウムゲート電極72の上面、両側面にはそれぞれ酸化アルミニウム膜81.82.83を形成する。

【0120】次に、図2Dに示すように、タンタルゲー ト電極51、酸化タンタル膜52、53、アルミニウム ゲート電極72. 酸化アルミニウム膜81. 82. 83 およびゲート絶縁膜40をマスクにしてイオン注入法に より燐イオンをポリシリコン薄膜20に導入する。この ようにして、一回のイオン注入により、酸化タンタル膜 52より外側のゲート絶縁膜40の下のポリシリコン薄 膜20にn\*ドレイン領域用不純物領域23°が形成さ れ、酸化アルミニウム膜82より外側の酸化タンタル膜 52の下のポリシリコン薄膜20にn ドレイン領域用 不純物領域22'が形成され、酸化タンタル膜53より 外側のゲート絶縁膜40の下のポリシリコン薄膜20に n+ ソース領域用不純物領域25'が形成され、酸化ア ルミニウム膜83より外側の酸化タンタル膜53の下の ポリシリコン薄膜20にn ソース領域用不純物領域2 4'が形成される。

【0121】その後、熱処理によりイオン注入された不 純物を活性化して、 $n^*$  ドレイン領域用不純物領域名 3 き $n^*$  ドレイン領域2 3 とし、 $n^*$  ドレイン領域2 3 とし、 $n^*$  アレイン領域2 3 とし、 $n^*$  ソース領域1 不純物領域2 3 とい、 $n^*$  ソース領域2 3 とし、 $n^*$  ソース領域2 3 とい、 $n^*$  ソース領域2 3 とし、 $n^*$  ソース領域2 3 とし、 $n^*$  ソース領域2 3 として、図1の薄膜トランジスタ100を形成する。

【0122】このように、陽極酸化速度の大きいタンタ ルを下側とし、陽極酸化速度の小さいアルミニウムを上 側とする2層構造のゲート電像構造とすることにより容 易に本実施例の清膜トランジスタ100が製造される。 また、イオン洋入も一回で済む。

【0123】イオン注入により、ゲート絶縁限40の下のポリシリコン湾駅20にn・ドレイン領域用不総物館 彼23'を形成するには、通常は、不純物分布のピークが、ポリシリコン湾膜20の表面、すなかち、ゲート絶縁脱40とポリシリコン湾膜20との界面に来るように、イオンドーピングの加速電圧を設定する。このときのゲート絶縁脱40の限厚すなわち飛程x( $\lambda$ )と、飛程偏差 $\alpha$ ( $\lambda$ )との間には、

 $\sigma$ =  $a\cdot x^2$  +  $b\cdot x$  .... (1) (ここで、a=-8.  $8889\times 10^{-5}$  (Å-1) 、b=0. 44である。)の関係がある。

【0124】飛程 $\times$ と、飛程隔差 $\sigma$ 、および飛程隔差の所定倍の値の関係を表1に示す。

[0125]

【表1】

飛程 (人)	飛程偏差σ (Å)	1. 28σ (Å)	2. 33σ (Å)	2. 58 σ (Å)	3. 09σ (Å)
300	1 2 4	159	289	320	383
600	2 3 2	297	541	599	717
9 0 0	3 2 4	415	755	8 3 6	1.001
1, 200	400	5 1 2	932	1, 032	1, 236
1. 500	460	589	1, 072	1, 189	1, 421
1, 800	504	6 4 5	1, 174	1, 300	1, 557

【0126] 例えば、ゲート絶縁限40の限界が600 オングストロームの場合には、飛程×が600オングス トロームであり、不純物が市のビークが、ゲート絶縁観 40の表面から60カナングストロームのところ、すな わち、ゲート絶縁脱40とポリシリコン薄膜20との界 面のところとなるように、イオンドーピングの加速電圧 形設定される。このとき、例えば、ゲート絶縁限40上 に親厚541オングストロームの彼化タンタル限52が 形成されている箇所においては、不純物分布のビークか ら2、33 の(541オングストローム)離れたところ がゲート絶縁脱40とポリシリコン薄限20との卵面と なる。

【0127】次に、不純物分布のピークが、ゲート絶縁

膜40とボリシリコン清膜20との界面のところとなるようにしてイオンドーピングして形成した n ・ドレイン i 病域用不維物領域23'の濃度と、ゲート絶縁機40上に所定の膜厚の酸化タンタル膜52が形成されていて、不純物分布のピークから1、28σ、2、33σ、2、58σおよび3、09σそれぞれ離れたところがゲートを縁候40とボリシリコン溶解20との界面となるような各場合に、イオンドーピングして形成した n ・ドレイン領域用不純物領域22'の濃度との関係を表2に示す。
【0128]

【0128】 【表2】

n* ドレイン領域用 不純物領域 2 3	n <sup>-</sup> ドレイン領域用 不純物領域2 2 <sup>*</sup> (c m <sup>-2</sup> )				
(cm <sup>-2</sup> )	1. 28 c (10%)	2.33σ (1.0%)	2. 58 o (0. 49%)	3, 09 σ (0, 1%)	
1×1015	1 × 1 0 24	1 × 1 0 13	4. 9×1012	1×1012	
5×1018	5 × 1 0 14	5 × 1 0 15	2. 5×10 <sup>13</sup>	5 × 1 0 12	
1×1016	1 × 1 0 10	1×1014	4. 9×10	1 × 1 0 11	

なお、表中 ( ) 内の光は、n ドレイン領域用不純物領域23'の不純物資度に対するn ドレイン領域用不純物領域22'の不純物資度の百分率を数す。

[0129] この表から、例えば、上記の不純物介布の ピークから2.33 σ龍九たところがゲート絶縁機40 とポリシリコン湾膜20との界面となる場合において は、n°ドレイン領域用不純物領域22'の濃度は、n ・ドレイン領域用不純物領域23'の濃度の1.0%と なることがかかる。

【0130】n - ドレイン領域用不純物領域22'の濃度が、n \* ドレイン領域用不純物領域23'の濃度の10%以上となると、オフ電流が流れてしまい野ましくない。一方、n \* ドレイン領域用不純物領域23'の濃度が、n \* ドレイン領域用不純物領域23'の濃度の0.1%以下となると、n \* ドレイン領域22を設けても、タンタルゲート電極51とn \* ドレイン領域23との間の抵抗は小さくならず、その結果オン電流も制限され好ましくない。従って、n \* ドレイン領域用が直接も耐速させ、

$$(a \cdot t_{ox}^2 + b \cdot t_{ox}) \times 1.28 < t_{Isox}$$
, ...(3)  
 $t_{Isox} < (a \cdot t_{ox}^2 + b \cdot t_{ox}) \times 3.09$  ...(4)

(ここで、 $a=-8.8889\times 10^{-5}$  ( $^{-1}$ ) 、b=0.44である。)の関係を満たしていることが好ましい。

【0132】 (第2の実施の形態) 図3は、本発明の第 2の実施の形態の薄膜トランジスタ100を説明するための断面図である。

【0133】ガラス基板10トにボリシリコン湾駅20 が落街的に形成されている。ボリシリコン湾駅20は化 学気相破長法により形成された二酸化シリコンがらなる ゲート池緑像40によって覆われている。ボリシリコン 湾膜20か上面上にはゲート池緑版40と間に挟んでタ ンタルゲート電極51が形成されている。タンタルゲー ト51つ両側のゲート池緑像40上にはタンタルを勝極 2 \* の濃度は、n \* ドレイン領域用不純物領域23 \* の の 1 %よりも大きく10%よりかさいことが好 ましい、すなわち、ゲート緑緑原40とボリッコン湾 膜20との界面が不純物分布のピークから1.28 σ~ 3.09 σ離れるように、ゲート絶縁膜40上の酸化タ ンタル膜52の膜厚を設定すること、すなわち、酸化タ ンタル膜52の腹厚をでい。とすると、

 $\{0.13.1\}$  ー方、ゲート総総膜 4.0の膜厚を  $t_{oz}$  ( $\hat{A}$ ) とすると、この膜厚  $t_{oz}$  は発程  $\chi$  に等しいから、式 (1) と式 (2) より、酸化タンタル膜 5.0 戻  $\chi$  に  $\chi$  との関係  $\chi$  に  $\chi$  との関係 は、

酸化して形成された酸化タンタル膜52、53がそれぞれ形成されている。タンタルゲート電極51上にはクロムゲート電極91が形成されている。

【0134】クロムゲート電標91は中央部94と中央 第94の両側の側部52、53とから構成されている。 クロムゲート電極51と利して設けられている。 クロムゲート電極51と投して設けられている。クロムゲート電極51と接して設けられている。クロムゲート電極51の端部から 突出して酸化タンタル膜52上に形成されている。クロ ムゲート電極間第93は、タンタルゲート電極51の端部から 突出して酸化タンタル膜53上に形成されている。クロ ムゲート電番間第93は、タンタルゲート電毎51の端 部から突出して酸化タンタル機53上に形成されている。 る。 【01351ポリシリコン得限20は、n°ドレイン領域23、n°ドレイン領域23、n°ドレイン領域22、n°ソース領域21、n°ソース領域25、および中央のポリシリコン湾膜21から構成されている。n°ドレイン領域23は酸化タンタル限52との形域されている。n°ドレイン領域22は、クロムゲート電極91より外側の酸化タンタル限52の下のポリシリコン湾膜20に形成されている。n°ソース領域25と10世紀をサンタル限53の下のポリシリコン湾膜20に形成されている。n°ソース領域25と10世紀をサンタル限53の下のポリシリコン湾膜20に形成されている。n°ソース領域25は、クロムゲート電極91より外側の種位タンタル限53の下のポリシリコン湾膜20に形成されている。n°ソース領域22は、クロムゲート電極91より外側の種位タンタル限53の下のポリシリコン湾膜20に形成されている。n°ソース領域23は、クロムゲート電極91より外側の種位タンタル限53の下のポリシリコン湾膜20に形成されている。

【0136】本実施の形態においても、ポリシリコンド 限20上に化学気相成長法で形成された二酸化シリコン よりなるゲート絶縁膜40を備え、このゲート絶縁膜4 0上にタンタルゲート電傷51を形成している。従っ て、化学気相成長法で形成した二酸化シリコンよりなる ゲート絶縁使10上にゲート電を形成しり国位(V th)等のトランジスタ特性がほとんど変動することはな く、優れた特性の薄膜トランジスタ100が定定して製 造できる。

【0137】また、このタンタルゲート電転51上にク ロムゲート電信72を備えている。従って、タンタルと クロムとの個の格子定数や結晶構造の違いにより、これ ら2つの金属を上下に接種したゲート電極はイオン注入。 のマスク性に優れ、その練果、ゲート電極金体の膜厚を 等くできて、その上に形成するデータ線等の開終が生じ にくくなる。また、タンタルのエッチング特性とりロム のエッサング特性とが異なるから、エッサング特性の異なる なる2種の金属の2層精造となゲート電極は、製造時 に断線しづらくなる。さらに、タンタルの上に電気抵抗 の低いクロムを使用しているから、ゲート電筒(ゲート 線)今体の連続が低くなる。

【0138】また。n+ドレイン領域23はタンタルゲ ート電極51から離間してポリシリコン薄膜20に形成 されており、オフセットゲート構造となっている。従っ て、ゲート電圧Vzzをオフ側にしたときにオフリーク電 流を抑制でき、また、ソース・ドレイン間耐圧も高くな り、その結果、チャネルの微細化が可能となり、オン抵 抗を小さくできて、オン電流を上げることができる。 【0139】また、n ドレイン領域22が、タンタル ゲート51と離間し n \* ドレイン領域23と接して、タ ンタルゲート51とn+ドレイン領域23との間に形成 されている。このn ドレイン領域22を設けると、n \* ドレイン領域23をタンタルゲート電極51から離間 させて形成しても、タンタルゲート電極51とn+ドレ イン領域23との間の抵抗をこのn-ドレイン領域22 により小さくできる。従って、オン電流の減少を抑制し つつ、ゲート電圧Vzsをオフ側にしたときのオフリーク 電流を抑制できる。また、このようなn ドレイン領域 22を設けると、ソース・ドレイン間耐圧を高くするこ とができ、その結果、チャネルの微細化が可能となり、 オン抵抗をさらに小さくできて、オン電流をさらに上げ ることができる。

【0140】本実施の形態においては、さらに、タンタ ルゲート電極51上に形成されたクロムゲート電極91 の側部92が、タンタルゲート電極51の端部から突出 して酸化タンタル膜52上に形成されているから、オン 時には、この突出したクロムゲート電極側部92によっ て、クロムゲート電極側部92の下のポリシリコン薄膜 21に弱い電界がかかり、その結果、このボリシリコン 強聯21の表面には反転層(チャンネル)ができ、電気 的n 領域26が形成される。同様に、タンタルゲート 電極51上に形成されたクロムゲート電極91の側部9 3が、タンタルゲート電極51の端部から突出して酸化 タンタル膜53上に形成されているから、オン時には、 この突出したクロムゲート電極側部93によって、クロ ムゲート電極側部93の下のポリシリコン薄膜21は弱 い電界がかかり、その結果、このポリシリコン薄膜21 の表面には反転層 (チャンネル) ができ、電気的 n - 領 域27が形成される。このように、オン時には、この突 出したクロムゲート電極側部92によって、ポリシリコ ン薄膜21の表面に電気的 n 領域26が形成されるか ら、タンタルゲート電極512n ドレイン領域22、 n\* ドレイン領域23との間の抵抗を小さくできて、オ フセットゲート構造を採ったことによって生じるオン電 流の減少を抑制することができる。一方、オフ時におい ては、ドレイン端の電界が弱まり、オフ電流は小さくな

る。 【0141】また、このように、タンタルゲート電極5 1と、このタンタルゲート電極51の画側の酸化タンタル が一ち電筒51とが形成され、クロムゲート電極91は タンタルゲート電極51よりも幅が広くてタンタルゲート電極51を開発1は下の空口人 小電極51の両側に突出し、その突出した部分は敵化タンタル膜52、53の端部の方が、クロムゲート電極91の両側部 2、53の端部の方が、クロムゲート電極91の両側部 92、93の端部よりもそれぞれ外側となっており、階 段状となるので、これらの上に層間が膨脹度介して形成 するデータ線等の距線が生じにくくなる。

【0142】この薄膜トランジスタ100は次のようにして製造される。

【0143】図4は、本発明の第2の実施の形態の薄膜トランジスタの製造方法を説明するための断面図であ

【0144】まず、関4Aに示すように、ガラス基板1 0上にポリシリコン薄膜20を選択的に形成し、ポリシ リコン薄膜20上に化学気相成長法により二酸化シリコ ンからなるゲート絶縁膜40を形成し、ゲート絶縁膜4 ○上にタンタル膜60をスパッタ法により形成し、タンタル膜60上にレジスト15を選択的に形成する。

【0145】次に、図4Bに示すように、レジスト15 をマスクにしてタンタル膜60を選択的にエッチング除 去して、タンタル膜61を形成する。

【0146】次に、図4Cに示すように、レジスト15 を残したままタンタル限61を隔極酸化して、ゲート絶 縁限40上にタンタル駅61を隔を1と、タンタルゲート51の側の酸化タンタル駅52、53をそれぞれ形 成する。その後、レジスト15を除去する。

【0147】次に、図4Dに示すように、タンタルゲー ト電極51および酸化タンタル膜52、53上に、タン タルゲート電極51よりも幅が広いクロムゲート電極9 1を、クロムゲート電極側部92、93をタンタルゲー ト電極51から突出させて、選択的に形成する。次に、 クロムゲート電極91、タンタルゲート電極51および 酸化タンタル膜52.53.およびゲート絶縁膜40を マスクにしてイオン注入法により燐イオンをポリシリコ ン薄膜20に導入する。このようにして、一回のイオン 注入により、酸化タンタル膜52より外側のゲート絶縁 膜40の下のポリシリコン薄膜20にn゚ ドレイン領域 用不純物領域23'が形成され、クロムゲート電極91 より外側の酸化タンタル購52の下のポリシリコン薄膜 20にn-ドレイン領域用不純物領域22'が形成さ れ、酸化タンタル膜53より外側のゲート絶縁膜40の 下のポリシリコン薄膜20にn\*ソース領域用不純物領 域25'が形成され、クロムゲート電極91より外側の 酸化タンタル膜53の下のポリシリコン薄膜20にn-ソース領域用不練物領域22'が形成される。

【0148】その後、熱処理によりイオン注入された不 純物を活性化して、n°ドレイン領域用下純精剤域2 3'をn°ドレイン領域23とし、n°ドレイン領域用 不純物領域22'をn°ドレイン領域22とし、n°ソ 一ス領域用不純物領域25'をn°ソース領域25と し、n°ソース領域用不純物領域24'をn°ソース領域25と は、n°ソース領域17年が成立24'をn°ソース領域24として、図3の湾線トランジスタ100を形成する。

【0149】本実施の影響の製造方法においては、ゲート能縁限40上に、陽極酸化可能なタンタル聚60を形成し、このタンタル収860上にレジスト15を選択的に形成し、レジスト15をマスクとしてタンタル聚60を選択的にエッチング除去してタンタル駅61を選択的にエッチング除去してタンタル駅61を選択的にエッチング除去して多つメル級61を開機酸化ケスとしたより、タンタルゲート電極51の両側に酸化ケンタル取52、53を、これら酸化タンタル収52、53上の上面とタンタルゲート電極51の上面とをほぼ同じ高さになるようにして、容易に形成できる。そして、タンタルゲート電極51上および酸できる。そして、タンタルゲート電極51上および酸でタンタル版52、53上にタンタルが一下電板51よりも観が広いプロムゲート電極94年となるようにして、容易に形成でクシタルが一下電板51よりも観が広いプロムゲート電板94年との大阪でなります。

【0150】図5は、本発明の第2の実施の形態の薄膜トランジスタの他の製造方法を説明するための断面図である。

【0151】まず、図5Aに示すように、ガラス基板1 の上にポリシリコン海膜20を選択的に形成し、ポリシ リコン海膜20上に化学気相成長法により二酸化シリコ ンからなるゲート絶縁膜40を形成し、ゲート絶縁膜4 0上にクンタル膜60をスパック法により形成し、タン タル膜60上にクロム膜90をスパック法により形成 し、クロム膜90上にレジスト15を選択的に形成す 2、クロム膜90上にレジスト15を選択的に形成す

【0152】次に、図58に示すように、レジスト15 をマスクにしてクロム限90およびタンタル膜60を選 択的にエッチング除去して、同じ幅のタンタル膜61お よびクロム膜95からなる金属膜積層体68を形成す る。その後、レジスト15を除去する。

【0153】次に、図50に示すように、金融膜積層体 68を熱膜化して、ゲート総様限40上にタンタル膜6 2と、タンタル膜62の両側の酸化タンタル膜63、6 4をそれぞれ形成し、タンタル膜62上にはプロム膜9 6を形成し、クロム膜96のの上面および両側面には酸 化クロム膜97、98、99をそれぞれ形成する。クロ ム膜96はプロムゲート電整91となる。

【0154】次に、図5Dに示すように、タンタル膜6 2を陽極酸化して、ゲート絶縁膜40上にタンタルゲー ト電極51と、タンタルゲート51の両側の酸化タンタ ル膜52、53をそれぞれ形成する。その後、タンタル ゲート電極51. 酸化タンタル膜52. 53. クロムゲ ート電極51および酸化クロム膜97、98、99をマ スクとしてイオン注入法により燐イオンをポリシリコン 薄膜20に導入する。このようにして、一回のイオン注 入により、酸化タンタル膜52より外側のゲート絶縁膜 40の下のポリシリコン薄膜20にn\* ドレイン領域用 不純物領域23'が形成され、酸化クロム膜98より外 側の酸化タンタル膜52の下のポリシリコン薄膜20に n- ドレイン領域用不純物領域22'が形成され、酸化 タンタル膜53より外側のゲート絶縁膜40の下のボリ シリコン薄膜20にn\*ソース領域用不練物領域25\* が形成され、酸化クロム膜99より外側の酸化タンタル 膜53の下のポリシリコン薄膜20にn ソース領域用 不純物領域22'が形成される。

【0155】その後、熱処理によりイオン注入された不 純物を活性化して、n\* ドレイン領域用不純物領域2 不純物領域22'をn-ドレイン領域22とし、n+ソ 一ス領域用不純物領域25°をn<sup>+</sup>ソース領域25と し、n-ソース領域用不純物領域24°をn-ソース領

【0156】このように、クロムのような陽極酸化困難 か金属を使用した場合であっても、まず、熱酸化するこ とによりクロムの表面を熱酸化膜で覆っておくと、その 後タンタルの陽極酸化を行う場合にはクロムの溶解が防 止でき、タンタルとクロムをまず連続して形成した場合 であっても、その後陽極酸化して、本実施例の薄膜トラ ンジスタ100を形成できる。なお、本製造方法におい ても、イオン注入は一回で済む。

### [0157]

【発明の効果】本発明によれば、一回のイオン注入によ って製造可能な簡単な構造の薄膜半導体装置であって、 オフリーク電流を抑制すると共にオン電流の減少を低く 抑えた薄膜半導体装置とその製造方法が提供される。

【図1】本発明の第1の実施の形態の薄膜トランジスタ

【図2】本発明の第1の実施の形態の薄膜トランジスタ の製造方法を説明するための断面図である。

【図3】本発明の第2の実施の形態の薄膜トランジスタ を説明するための断面図である。

の一製造方法を説明するための断面図である。

の他の製造方法を説明するための断面図である。 【図6】従来の蓮購トランジスタおよびその製造方法を

【符号の説明】

10…ガラス基板

15…レジスト

20…ポリシリコン薄膜

21…ポリシリコン薄膜

22…n ドレイン領域

23…n\* ドレイン領域

【図1】



# [図3]

128…n+ ソース領域

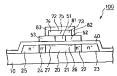
150…酸化タンタル膜

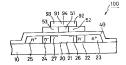
200…薄膜トランジスタ

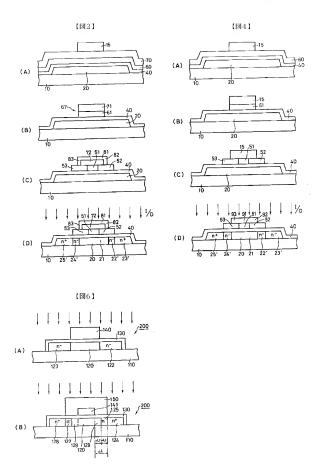
141…タンタルゲート電極

130…ゲート絶縁膜

140…タンタル膜







【図5】

